

日 本 国 特 許 庁
JAPAN PATENT OFFICE

PCT/JP 2004/004650

31. 3. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

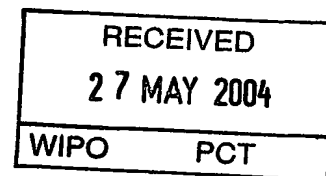
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 3 月 3 1 日

出 願 番 号
Application Number: 特 願 2 0 0 3 - 0 9 6 2 4 6

[ST. 10/C]: [J. P 2 0 0 3 - 0 9 6 2 4 6]

出 願 人
Applicant(s): 松下電器産業株式会社

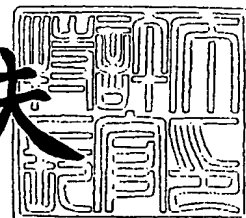


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 5 月 1 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 3 9 7 4 3

【書類名】 特許願

【整理番号】 2032450043

【提出日】 平成15年 3月31日

【あて先】 特許庁長官 殿

【国際特許分類】 G11C 11/14

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 村上 元良

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 後藤 泰宏

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 110000040

【氏名又は名称】 特許業務法人池内・佐藤アンドパートナーズ

【代表者】 池内 寛幸

【電話番号】 06-6135-6051

【手数料の表示】

【予納台帳番号】 139757

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0108331

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気メモリ素子とこれを用いた磁気メモリならびに磁気メモリ素子の製造方法

【特許請求の範囲】

【請求項 1】 磁性体と、前記磁性体に磁界を印加することによって前記磁性体の磁化状態を変化させる第 1 の磁界発生部と、前記磁性体の近傍に配置され、前記磁化状態に応じて電気的な出力が異なる磁電変換部とを含む磁気メモリ素子。

【請求項 2】 前記磁電変換部が、検知する磁界の状態に応じて電気的特性が異なる磁電変換素子を含み、

前記磁電変換素子は、前記磁性体から生じる磁束を検知するように、前記磁性体の近傍に配置されている請求項 1 に記載の磁気メモリ素子。

【請求項 3】 前記磁電変換素子は、検知する磁界の状態に応じて電気抵抗値が異なる素子である請求項 2 に記載の磁気メモリ素子。

【請求項 4】 前記磁電変換素子が、トランジスタである請求項 3 に記載の磁気メモリ素子。

【請求項 5】 前記トランジスタが、MOS トランジスタである請求項 4 に記載の磁気メモリ素子。

【請求項 6】 前記トランジスタが、ゲート端子とドレイン端子とを等電位にしたトランジスタである請求項 5 に記載の磁気メモリ素子。

【請求項 7】 前記第 1 の磁界発生部が、磁界を誘起する配線を含む請求項 1 に記載の磁気メモリ素子。

【請求項 8】 前記配線が、コイル状である請求項 7 に記載の磁気メモリ素子。

【請求項 9】 前記磁性体が、フェリ磁性材料を含む請求項 1 に記載の磁気メモリ素子。

【請求項 10】 前記磁性体が、希土類-遷移金属系磁性材料を含む請求項 9 に記載の磁気メモリ素子。

【請求項 11】 前記磁性体が、フェライトを含む請求項 9 に記載の磁気メモ

り素子。

【請求項 12】 前記磁性体が、遷移金属を含む酸化物からなる強磁性材料を含む請求項 1 に記載の磁気メモリ素子。

【請求項 13】 前記磁性体が、保磁力の異なる複数の成分を含む多元系の磁性材料からなる請求項 1 に記載の磁気メモリ素子。

【請求項 14】 前記磁性体の飽和磁化の値が極大となる温度が、80℃～300℃の範囲である請求項 1 に記載の磁気メモリ素子。

【請求項 15】 前記磁性体のキュリー温度が、100℃以上である請求項 1 に記載の磁気メモリ素子。

【請求項 16】 前記磁性体が、前記磁性体の前記磁電変換部に面している面に対して垂直な方向に磁束の成分を有する請求項 1 に記載の磁気メモリ素子。

【請求項 17】 前記磁性体の前記磁電変換部に面している面の面積が、10 μm^2 以下である請求項 1 に記載の磁気メモリ素子。

【請求項 18】 前記磁性体の前記磁電変換部に面している面に対して垂直な方向における前記磁性体の厚さが、1 nm～100 μm の範囲である請求項 1 に記載の磁気メモリ素子。

【請求項 19】 前記磁電変換部にオフセット磁界を印加する第 2 の磁界発生部をさらに含む請求項 1 に記載の磁気メモリ素子。

【請求項 20】 前記第 2 の磁界発生部は、前記第 2 の磁界発生部と前記磁電変換部とによって前記磁性体を挟持するように配置されている請求項 19 に記載の磁気メモリ素子。

【請求項 21】 前記第 2 の磁界発生部が、前記磁性体の前記磁電変換部に面している面に対して垂直な方向に磁束の成分を有する強磁性体を含む請求項 19 に記載の磁気メモリ素子。

【請求項 22】 前記強磁性体の磁化方向が一方向に着磁されている請求項 21 に記載の磁気メモリ素子。

【請求項 23】 軟磁性体からなるステムをさらに含み、前記ステムは、前記磁電変換部の前記磁性体に面する側とは反対側に配置されている請求項 1 に記載の磁気メモリ素子。

【請求項 24】 軟磁性体からなるシールドをさらに含み、前記シールドは、前記シールドと前記磁電変換部とによって前記磁性体を挟持するように配置されている請求項 1 に記載の磁気メモリ素子。

【請求項 25】 複数の前記磁性体を含む請求項 1 に記載の磁気メモリ素子。

【請求項 26】 前記複数の磁性体の各々に対応した前記第 1 の磁界発生部を含む請求項 25 に記載の磁気メモリ素子。

【請求項 27】 請求項 1 ～ 26 のいずれかに記載の磁気メモリ素子と、前記磁気メモリ素子に情報を記録するための情報記録用導体線と、前記情報を読み出すための情報読出用導体線を含む磁気メモリ。

【請求項 28】 複数の前記磁気メモリ素子を含み、前記複数の磁気メモリ素子がマトリクス状に配置されている請求項 27 に記載の磁気メモリ。

【請求項 29】 前記磁気メモリ素子の電気的な出力を参照するための素子を含む請求項 27 に記載の磁気メモリ。

【請求項 30】 前記参照するための素子が、消磁状態の前記磁気メモリ素子である請求項 29 に記載の磁気メモリ。

【請求項 31】 (i) 半導体基板の表面に、検知する磁界の状態に応じて電気的特性が異なる磁電変換素子を形成する工程と、

(ii) 磁性体と前記半導体基板とによって前記磁電変換素子を挟持するように、前記磁性体を形成する工程と、

(iii) 前記磁性体の近傍に、前記磁性体の磁化状態を変化させる磁界発生部を形成する工程とを含み、

前記 (ii) の工程において、前記磁性体は、前記磁性体から生じる磁束を前記磁電変換素子が検知するように前記磁電変換素子の近傍に形成される磁気メモリ素子の製造方法。

【請求項 32】 前記磁電変換素子が、トランジスタである請求項 31 に記載の磁気メモリ素子の製造方法。

【請求項 33】 前記磁電変換素子が、MOS トランジスタである請求項 32 に記載の磁気メモリ素子の製造方法。

【請求項 34】 前記半導体基板が、軟磁性体からなるステム上に形成されて

いる半導体基板である請求項 31 に記載の磁気メモリ素子の製造方法。

【請求項 35】 前記 (iii) の工程の後に、

(a) 強磁性体からなる層を形成する工程をさらに含み、

前記強磁性体は、前記磁性体の前記磁電変換素子に面している面に対して垂直な方向に磁束の成分を有する請求項 31 に記載の磁気メモリ素子の製造方法。

【請求項 36】 前記 (iii) の工程の後に、

(b) 軟磁性体からなるシールドを形成する工程をさらに含む請求項 31 に記載の磁気メモリ素子の製造方法。

【請求項 37】 前記 (ii) の工程において、複数の前記磁性体を形成する請求項 31 に記載の磁気メモリ素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、磁気メモリ素子とこれを用いた磁気メモリならびに磁気メモリ素子の製造方法に関する。

【0002】

【従来の技術】

従来、ランダムアクセスメモリ (RAM) として、DRAM、SRAM に代表される半導体メモリが広く用いられている。半導体メモリは、微細加工技術の進歩による高密度化、量産技術の進歩による低コスト化が進んでおり、様々な製品、デバイスのメモリとして幅広く普及している。

【0003】

また、近年、磁気抵抗効果を用いた RAM である磁気抵抗効果メモリ (MRAM) が開発されている (例えば、特許文献 1、参照)。MRAM は、繰り返し記録特性に優れており、また、半導体メモリに比べて読み出し時間が高速であるなどの優れた特性を有していることから、次世代の RAM として盛んに開発が進められている。

【0004】

その他、現在用いられている、あるいは開発が進められている RAM には、強

誘電体などを用いた電荷蓄積型のメモリ素子や、材料の相転移現象を利用した相変化型のメモリ素子などがある。

【0005】

【特許文献1】

特開 2002-533916 号公報

【0006】

【発明が解決しようとする課題】

しかしながら、DRAMなどの半導体メモリは、量産性に優れるものの、繰り返し記録特性や、耐熱性などに課題がある。例えば、一般的なDRAMは、100℃程度以下での使用が前提であり、環境温度がその範囲を超えて高温になった場合、メモリとしての特性が劣化する可能性が大きい。一方、MRAMは、MRAMを構成する薄膜の膜厚によって特性が大きく変化するために、その製造にあたってはnmオーダーでの膜厚の制御が要求される。このため、例えば、シリコン(Si)ウェハーなどの基板上に複数の素子を形成する場合、素子間の特性を一定の範囲におさめることが難しく、量産性に課題がある。

【0007】

また、電荷蓄積型のメモリ素子や相変化型のメモリ素子についても、使用可能な温度範囲が制限される、放射線や応力などの外部環境の影響を受けやすいなどの課題がある。

【0008】

【課題を解決するための手段】

本発明の磁気メモリ素子は、磁性体と、前記磁性体に磁界を印加することによって前記磁性体の磁化状態を変化させる第1の磁界発生部と、前記磁性体の近傍に配置され、前記磁化状態に応じて電気的な出力が異なる磁電変換部とを含んでいる。

【0009】

本発明の磁気メモリ素子では、前記磁電変換部が、検知する磁界の状態に応じて電気的特性が異なる磁電変換素子を含み、前記磁電変換素子は、前記磁性体から生じる磁束を検知するように、前記磁性体の近傍に配置されていてもよい。ま

た、前記磁電変換素子は、検知する磁界の状態に応じて電気抵抗値が異なる素子であつてもよい。

【0010】

本発明の磁気メモリ素子では、前記磁電変換素子がトランジスタであつてもよく、前記トランジスタがMOSトランジスタであつてもよい。

【0011】

本発明の磁気メモリ素子では、前記トランジスタが、ゲート端子とドレイン端子とを等電位にしたトランジスタであつてもよい。

【0012】

本発明の磁気メモリ素子では、前記第1の磁界発生部が、磁界を誘起する配線を含んでもよい。

【0013】

本発明の磁気メモリ素子では、前記配線が、コイル状であつてもよい。

【0014】

本発明の磁気メモリ素子では、前記磁性体が、フェリ磁性材料を含んでもよい。

【0015】

本発明の磁気メモリ素子では、前記磁性体が、希土類-遷移金属系磁性材料を含んでもよい。

【0016】

本発明の磁気メモリ素子では、前記磁性体が、フェライトを含んでもよい。

【0017】

本発明の磁気メモリ素子では、前記磁性体が、遷移金属を含む酸化物からなる強磁性材料を含んでもよい。

【0018】

本発明の磁気メモリ素子では、前記磁性体が、保磁力の異なる複数の成分を含む多元系の磁性材料からなる磁性体であつてもよい。

【0019】

本発明の磁気メモリ素子では、前記磁性体の飽和磁化の値が極大となる温度が

、80℃～300℃の範囲であってもよい。

【0020】

本発明の磁気メモリ素子では、前記磁性体のキュリー温度が、100℃以上であってもよい。

【0021】

本発明の磁気メモリ素子では、前記磁性体が、前記磁性体の前記磁電変換部に面している面に対して垂直な方向に磁束の成分を有していてもよい。

【0022】

本発明の磁気メモリ素子では、前記磁性体の前記磁電変換部に面している面の面積が、 $10\mu\text{m}^2$ 以下であってもよい。

【0023】

本発明の磁気メモリ素子では、前記磁性体の前記磁電変換部に面している面に対して垂直な方向における前記磁性体の厚さが、 $1\text{nm}\sim 100\mu\text{m}$ の範囲であってもよい。

【0024】

本発明の磁気メモリ素子では、前記磁電変換部にオフセット磁界を印加する第2の磁界発生部をさらに含んでもよい。

【0025】

本発明の磁気メモリ素子では、前記第2の磁界発生部は、前記第2の磁界発生部と前記磁電変換部とによって前記磁性体を挟持するように配置されていてもよい。

【0026】

本発明の磁気メモリ素子では、前記第2の磁界発生部が、前記磁性体の前記磁電変換部に面している面に対して垂直な方向に磁束の成分を有する強磁性体を含んでもよい。

【0027】

本発明の磁気メモリ素子では、前記強磁性体の磁化方向が一方向に着磁されていてもよい。

【0028】

本発明の磁気メモリ素子では、軟磁性体からなるシステムをさらに含み、前記システムは、前記磁電変換部の前記磁性体に面する側とは反対側に配置されていてもよい。

【0029】

本発明の磁気メモリ素子では、軟磁性体からなるシールドをさらに含み、前記シールドは、前記シールドと前記磁電変換部とによって前記磁性体を挟持するように配置されていてもよい。

【0030】

本発明の磁気メモリ素子では、複数の前記磁性体を含んでもよい。

【0031】

本発明の磁気メモリ素子では、前記複数の磁性体の各々に対応した前記第1の磁界発生部を含んでもよい。

【0032】

次に、本発明の磁気メモリは、上述の磁気メモリ素子と、前記磁気メモリ素子に情報を記録するための情報記録用導体線と、前記情報を読み出すための情報読出用導体線とを含んでいる。

【0033】

本発明の磁気メモリでは、複数の前記磁気メモリ素子を含み、前記複数の磁気メモリ素子がマトリクス状に配置されていてもよい。

【0034】

本発明の磁気メモリでは、前記磁気メモリ素子の電気的な出力を参照するための素子を含んでもよい。

【0035】

本発明の磁気メモリでは、前記参照するための素子が、消磁状態の前記磁気メモリ素子であってもよい。

【0036】

次に、本発明の磁気メモリ素子の製造方法は、

(i) 半導体基板の表面に、検知する磁界の状態に応じて電気的特性が異なる磁電変換素子を形成する工程と、

(ii) 磁性体と前記半導体基板とによって前記磁電変換素子を挟持するように、前記磁性体を形成する工程と、

(iii) 前記磁性体の近傍に、前記磁性体の磁化状態を変化させる磁界発生部を形成する工程とを含んでいる。ただし、前記 (ii) の工程において、前記磁性体は、前記磁性体から生じる磁束を前記磁電変換素子が検知するように前記磁電変換素子の近傍に形成される。

【0037】

本発明の磁気メモリ素子の製造方法では、前記磁電変換素子が、トランジスタであってもよく、MOSトランジスタであってもよい。

【0038】

本発明の磁気メモリ素子の製造方法では、前記半導体基板が、軟磁性体からなるステム上に形成されている半導体基板であってもよい。

【0039】

本発明の磁気メモリ素子の製造方法では、前記 (iii) の工程の後に、

(a) 強磁性体からなる層を形成する工程をさらに含み、

前記強磁性体は、前記磁性体の前記磁電変換素子に面している面に対して垂直な方向に磁束の成分を有していてもよい。

【0040】

本発明の磁気メモリ素子の製造方法では、前記 (iii) の工程の後に、

(b) 軟磁性体からなるシールドを形成する工程をさらに含んでもよい。

【0041】

本発明の磁気メモリ素子の製造方法では、前記 (ii) の工程において、複数の前記磁性体を形成してもよい。

【0042】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら説明する。なお、以下の実施の形態において、同一の部分については同一の符号を付して重複する説明を省略する場合がある。

【0043】

最初に、本発明の磁気メモリ素子について説明する。

【0044】

図1は、本発明の磁気メモリ素子の一例を示す模式断面図である。図1に示す磁気メモリ素子1は、磁性体2と、磁性体2に磁界を印加することによって磁性体2の磁化状態を変化させる磁界発生部3と、磁性体2の近傍に配置され、磁性体2の磁化状態に応じて電気的な出力が異なる磁電変換部4とを含んでいる。

【0045】

このような磁気メモリ素子では、磁界発生部3で発生させた磁界5によって、磁性体2の磁化状態（例えば、磁化方向6や磁化の大きさなど）を変化させることができる。例えば、磁界発生部3に電気信号を入力し、入力した電気信号に対応した磁界5を磁性体2に印加すれば、磁性体2の磁化状態を上記電気信号に対応した磁化状態とすることができる。磁性体2の磁化状態は、先ほどと方向などが異なり、しかも、磁性体2の保磁力よりも大きい磁界5が磁界発生部3によって磁性体2に新たに印加されるまで変化しない。また、磁電変換部4によって、磁性体2の磁化状態に応じて異なる電気信号を出力することができる。即ち、図1に示す構成とすることによって、磁性体2を記憶媒体、磁界発生部3を記憶媒体に情報を記録する書き込み部、磁電変換部4を記憶媒体に記録された情報を再生する読み出し部とする磁気メモリ素子とすることができる。

【0046】

従来の代表的なRAMである半導体メモリの構成とは異なり（例えば、半導体メモリの1種であるDRAMでは、集積回路中のコンデンサに電荷を蓄えることによって、SRAMでは集積回路中の双安定回路によって情報が保存される）、図1に示す磁気メモリ素子1では、記憶媒体である磁性体2に、磁性体2の磁化状態の形で情報が保存される。このため、繰り返し記録、再生を行った場合にも特性が安定した磁気メモリ素子とすることができる。また、磁性体2の磁化状態が変化する速度は、磁性体2の構成、磁界発生部3の構造および構成などによっては、100ms \sim 1ps程度オーダーとすることが可能である。このため、書き込み速度に優れる磁気メモリ素子とすることができる。また、磁性体2に用いる磁性材料を選択することによって、耐熱性などの耐環境特性に優れ

る磁気メモリ素子や、記録した情報の不揮発性に優れる磁気メモリ素子、出力特性に優れる磁気メモリ素子、生産性に優れる磁気メモリ素子など、特性を選択した磁気メモリ素子とすることもできる。磁性体2の具体例とその効果については、後述する。

【0047】

また、図1に示す磁気メモリ素子1の構成は、MRAMの構成とも異なっている。MRAMでは、磁気メモリ素子1と同様に、磁性体の磁化状態の形で情報が保存される。しかし、MRAMでは、非磁性層と、その非磁性層を挟持する一対の磁性層を含む多層構造が必要であるのに対して（MRAMでは、上記一対の磁性層における磁化方向の相対角度の形で情報が保存される）、磁気メモリ素子1では、このような多層構造は必ずしも必要ではない。最も単純な例では、例えば、磁性体2が単一の磁性材料からなる一層構造の磁性体であってもよい。また、MRAMのように多層構造にした場合のnmオーダーでの膜厚の制御も必ずしも必要ではない。このため、図1に示す構成とすることによって、特性が安定した、生産性に優れる磁気メモリ素子とすることができる。なお、本明細書において、磁性層とは磁性材料を含む層であり、磁性体は少なくとも一層の磁性層を含んでいるとする。

【0048】

また、MRAMでは、上記多層構造が、記憶媒体であると同時に読み出し部を兼ねている。これに対して、磁気メモリ素子1では、記憶媒体と読み出し部とが分離されている。このため、図1に示す構成とすることによって、書き込み特性および読み出し特性が安定した磁気メモリ素子とすることができる。

【0049】

なお、図1に示す例では、磁界発生部3と磁性体2とが、また、磁性体2と磁電変換部4とが接しているが、本発明の磁気メモリ素子では、それぞれの部分が必ずしも接している必要はない。例えば、それぞれの部分が、絶縁体などを介して配置されていてもよい。

【0050】

図1に示す磁気メモリ素子1の各部分について説明する。

【0051】

磁電変換部 4 は、磁性体 2 の磁化状態に応じて電気的な出力が異なれば、その構造、構成、大きさなどは特に限定されない。例えば、磁電変換部 4 が、検知する磁界の状態に応じて電気的特性が異なる磁電変換素子を含み、磁電変換素子は、磁性体 2 から生じる磁束を検知するように、磁性体 2 の近傍に配置されていてもよい。電気的特性の種類は、特に限定されず、例えば、検知する磁界の状態に応じて電気抵抗値が異なる磁電変換素子であってもよい。また、検知する磁界の状態に応じて、ホール電圧や TMR (Tunneling Magnet-Resistance) 特性が異なる磁電変換素子であってもよい。

【0052】

磁電変換素子が半導体基板の表面に形成することができる素子である場合、一般的な半導体加工プロセスを用いて磁気メモリ素子を製造することができる。このため、量産性に優れ、低コストで製造が可能な磁気メモリ素子とすることができる。なお、磁電変換部 4 が上述したような磁電変換素子を含む場合、磁電変換部 4 は一つあるいは複数の磁電変換素子を含んでいてもよいし、磁電変換素子の電気的特性の変化を検知するための回路を含んでいてもよい。

【0053】

磁電変換部 4 と磁性体 2 との距離は、磁性体 2 の磁化状態に応じて磁性体 2 から生じる磁束が磁電変換部 4 によって検知できる限り、特に限定されない。磁性体 2 の磁性的な特性、磁電変換部 4 の特性などに応じて任意に設定すればよい。例えば、10 nm～100 μ m の範囲、より好ましくは、50 nm～1 μ m の範囲であればよい。また、磁電変換部 4 が上述したような磁電変換素子を含む場合、磁電変換素子と磁性体 2 との距離についても同様に、例えば、10 nm～100 μ m の範囲、より好ましくは、50 nm～1 μ m の範囲であればよい。

【0054】

図 2 に、本発明の磁気メモリ素子の別の一例を示す。

【0055】

図 2 に示す磁気メモリ素子 1 は、磁性体 2 と、磁性体 2 に磁界 5 を印加することによって磁性体 2 の磁化状態（例えば、磁化方向 6 や磁化の大きさなど）を変

化させる磁界発生部 3 と、磁性体 2 の近傍に配置され、磁性体 2 の磁化状態に応じて電氣的な出力が異なる磁電変換部 4 とを含んでいる。また、磁電変換部 4 は、検知する磁界の状態に応じて電気抵抗値が異なる磁電変換素子としてトランジスタ 8 を含んでおり、トランジスタ 8 は、磁性体 2 から生じる磁束 7 を検知するように磁性体 2 の近傍に配置されている。このような磁気メモリ素子は、トランジスタ 8 を Si などからなる半導体基板 9 の表面に形成することができるため、一般的な半導体加工プロセスを用いて製造することができる。このため、量産性に優れ、低コストで製造が可能な磁気メモリ素子とすることができる。また、磁性体の磁性材料を選択することによって、高温あるいは低温下での安定性に優れる磁気メモリ素子とすることも可能である。

【0056】

磁電変換素子であるトランジスタ 8 と磁性体 2 との距離は、磁性体 2 の磁化状態に応じて磁性体 2 から生じる磁束 7 をトランジスタ 8 が検知できる限り、特に限定されない。磁性体 2 の磁性的な特性、トランジスタ 8 の種類などに応じて任意に設定すればよい。例えば、10 nm～100 μ m の範囲、好ましくは、50 nm～1 μ m の範囲であればよい。より具体的には、トランジスタ 8 が MOS トランジスタである場合、例えば、10 nm～100 μ m の範囲、好ましくは、50 nm～1 μ m の範囲であればよい。

【0057】

トランジスタ 8 の種類は特に限定されず、例えば、電界効果トランジスタ、バイポーラトランジスタ、ダイオードなどを用いればよい。なかでも、電界効果トランジスタとして MOS トランジスタを用いた場合、微細加工が可能であり、より集積度の高い磁気メモリ素子とすることができる。また、トランジスタ 8 の具体的な構成は特に限定されず、一般的に用いられている構成のトランジスタを用いればよい。例えば、MOS トランジスタの場合、n チャネル MOS トランジスタであってもよいし、p チャネル MOS トランジスタであってもよい。

【0058】

半導体基板 9 は、その表面にトランジスタ 8 を形成できる限り、特に限定されない。例えば、結晶シリコンからなる半導体基板を用いればよい。II b 族元素、

IIIb族元素、Vb族元素、VIb族元素などの不純物をドーピングした半導体基板であってもよい。その他、半導体基板としては、例えば、GaN、GaP、GaAsなどのIIIb族元素およびVb族元素を含む化合物半導体からなる基板を用いてもよい。また、ZnS、ZnSeなどのIIb族元素およびVIb族元素を含む化合物半導体からなる基板を用いてもよい。また、絶縁層を含むSOI (Silicon on insulator) 基板であってもよい。

【0059】

なかでも、結晶シリコンからなる半導体基板を用いた場合、従来の半導体加工プロセスを用いて大口径シリコンウェハを一括処理すれば、同一ウェハ上に大量の磁気メモリ素子を同時に形成することもできる。このため、より量産性に優れる磁気メモリ素子とすることができる。また、SOI基板を用いた場合、磁電変換部の小型化が可能となり、より小型の磁気メモリ素子を得ることができる。なお、半導体基板9の厚さは、特に限定されない。

【0060】

なお、図2に示す例では、磁性体2とトランジスタ8との間、磁性体2と磁界発生部3との間、磁界発生部3上のそれぞれに、絶縁体10が配置されている。絶縁体10を配置することによって、各部分間の電気的な絶縁を保つことができる。絶縁体10としては、例えば、SiO₂、SiN、ZnS、ZnS-SiO₂、その他、カルコゲン化物、TaO₂などの酸化物、AlNなどの窒化物、あるいは、複数のこれらの化合物を含む材料などを用いればよい。また、上述したように、絶縁体10は必ずしも必要ではなく、必要に応じて各部分に配置すればよい。

【0061】

図3に、磁電変換素子としてトランジスタを用いた本発明の磁気メモリ素子の別の一例を示す。図3に示す磁気メモリ素子1は、図2に示す磁気メモリ素子1のトランジスタ8をより具体的に示したものである。図3に示す磁気メモリ素子1では、トランジスタ8はnチャネルMOSトランジスタであり、ソース端子11、ゲート端子12、ドレイン端子13およびゲート絶縁膜22を含んでいる。

【0062】

本発明の磁気メモリ素子では、トランジスタが、ゲート端子とドレイン端子とを等電位にしたMOSトランジスタであってもよい。このような磁気メモリ素子では、ゲート端子およびドレイン端子で配線を共用できるため、より小型の磁気メモリ素子とすることができる。また、トランジスタ8としてpチャネルMOSトランジスタを用いた場合も同様である。

【0063】

ここで、磁電変換素子としてトランジスタを用いた場合、磁性体から生じる磁束によって電気抵抗値が異なる原理について説明する。図4は、図3に示すトランジスタ8を、磁性体2の側から見た模式図である。トランジスタ8のゲート端子12に所定の値以上の電圧を加えれば、ゲート端子12近傍のp-層にチャンネル14が形成される。チャンネル14が形成されることによって、ドレイン端子13側からソース端子11側へ電流15が流れることになる。ここで、磁性体2から生じる磁束がトランジスタ8に加わっていない場合、図4(a)に示すように、電流15はチャンネル14を介してほぼまっすぐにソース端子11へと流れる。これに対し、磁束がトランジスタ8に加わると、図4(b)に示すように、磁束と電流とが相互作用し、電流が流れる方向が変化する(電流に対してローレンツ力が働く)。この変化の度合いは、トランジスタ8に加わる磁束の状態によって異なる。例えば、磁束の大きさが大きくなれば、図4(c)に示すように、電流が流れる方向の変化の度合いも大きくなる。また、図4(a)～図4(c)に示すように、電流が流れる方向が変化する度合いが大きいほど、電流の程路長が大きくなると考えられる。即ち、トランジスタ8に加わる磁束の状態に応じて電流の程路長に差が生じることによって、トランジスタ8の電気抵抗値が変化するといえる。なお、図4に示す例では、電流の流れる方向がチャンネル14において変化する現象を模式的に示したが、本発明の磁気メモリ素子において、電流の流れる方向が変化するトランジスタの部位は、チャンネル14に限らない。磁性体から生じる磁束が加えられる部位である限り、電流の流れる方向を変化させることができる。

【0064】

トランジスタの電気抵抗値の変化の度合いは、例えば、磁性体の磁化状態(磁

化方向や磁化の大きさなど)、磁性体とトランジスタとの距離、磁性体およびトランジスタの大きさ、磁性体とトランジスタとの位置関係などを調節することによって制御することができる。磁性体とトランジスタとの位置関係は、例えば、トランジスタがMOSトランジスタの場合、磁性体がゲート端子の近傍に配置されていればよい。あるいは、ゲート端子の全面に磁性体から生じる磁束が加わるように磁性体を配置すればよい。

【0065】

次に、磁界発生部について説明する。

【0066】

図1に示す磁気メモリ素子1において、磁界発生部3は、磁性体2に磁界5を印加することによって磁性体2の磁化状態(例えば、磁化方向5や磁化の大きさなど)を変化させることができる限り、その構造、構成などは特に限定されない。磁性体2の磁性的な特性、磁性体2のサイズ、磁性体2との距離などに応じて任意に設定すればよい。

【0067】

本発明の磁気メモリ素子の別の一例について図5に示す。図5に示す磁気メモリ素子1は、磁界発生部3が磁界を誘起する配線16を含んでいる。また、配線16は、磁電変換部4であるトランジスタ8と配線16とによって磁性体2を挟持するように配置されている。このような磁気メモリ素子では、配線16に電流を流すことによって磁界を発生させ、磁性体2の磁化状態を変化させることができる。例えば、配線16に流す電流の方向を反転させれば、磁性体2の磁化方向を容易に反転させることができる。また、配線16に流れる電流は、回路の構成によっては、100ns~1psecのオーダーで変化させることができる(即ち、磁性体2の磁化状態を同等の速度で変化させることができる)ため、書き込み速度に優れる磁気メモリ素子とすることができる。

【0068】

配線16に用いる材料は、導電性材料である限り、特に限定されない。例えば、W、Cu、Ag、Au、AlTi、Al、Ptなどを含む材料や、これらの材料から選ばれる少なくとも1種を含む合金材料などを用いればよい。また、配線

16の太さ、形状などは特に限定されない。磁気メモリ素子として必要な特性に応じて、任意に設定すればよい。太さは、例えば、断面積にして $100\text{ nm}^2 \sim 1\text{ mm}^2$ の範囲である。形状は、例えば、その断面が矩形状、円状、楕円状、台形状などであればよい。より具体的には、その断面が矩形状である場合、その長辺が $10\text{ nm} \sim 100\text{ }\mu\text{ m}$ の範囲、短辺が $1\text{ nm} \sim 50\text{ }\mu\text{ m}$ の範囲である。この場合、長辺および短辺のどちらが磁性体2に面していてもよい。

【0069】

配線16と磁性体2との距離は、磁性体2の磁化状態を変化させることができる限り、特に限定されない。磁気メモリ素子として必要な特性に応じて、任意に設定すればよく、例えば、 $100\text{ }\mu\text{ m}$ 以下の範囲であり、好ましくは、 $10\text{ }\mu\text{ m}$ 以下の範囲である。また、配線16と磁性体2とが接していてもよく、この場合、配線16において発生した磁界をより効率よく磁性体2に印加することができる。このため、書き込み速度がより高速な磁気メモリ素子とすることができる。なお、上述したが、配線16と磁性体2とが直接接することによって、電気的な短絡などの問題が発生する場合には、配線16と磁性体2との間に絶縁体などの別の材料を配置してもよい。また、配線16と磁性体2との間に、有機材料や気泡など配置することによって絶縁を保ってもよい。このとき、気泡を真空にする、あるいは、気泡に不活性ガスを封入すれば、より絶縁性を向上させることができる。

【0070】

また、配線16の磁性体2に対する位置は、磁性体2に磁界を印加でき、かつ、磁性体2から生じる磁束が磁電変換部4に到達するのを妨げない限り、特に限定されない。図5に示すように、配線16と磁電変換部4とによって磁性体2を挟持する位置に配置されていてもよいし、磁性体2の側方に配置されていてもよい。

【0071】

本発明の磁気メモリ素子の別の一例を図6に示す。図6に示す磁気メモリ素子1は、磁界発生部が磁界を誘起する配線としてコイル17を含んでいる。このような磁気メモリ素子では、より効率よく磁性体2に磁界を印加することができる。

。このため、より書き込み特性に優れる磁気メモリ素子とすることができる。

【0072】

コイル17の捲回の形状は、磁性体2に磁界を印加できる限り、特に限定されない。例えば、図7(a)および図7(b)に示すように、磁性体2を囲むように捲回したコイル17であってもよい。なお、図7は、図6に示す磁気メモリ素子を上方(図6に示す矢印Aの方向)から見た図であり、図7では、磁性体2とコイル17以外の部分は省略している。

【0073】

また、図6に示すコイル17は、薄膜を加工して形成したコイルであってもよい。例えば、コイルを構成する材料からなる薄膜を形成し、エッチングなどによりコイルの形状を形成すれば、薄膜を加工して形成したコイルを得ることができる。このようなコイルは、集積が容易で、また、形状の自由度が高いため、より効率よく磁性体2に磁界を印加することができる。このため、より書き込み特性に優れる磁気メモリ素子とすることができる。なお、この場合、薄膜の厚さは、例えば、1nm~100 μ mの範囲である。コイルが矩形状である場合、形成した薄膜の厚さを、コイルの一辺の長さとすることができる。

【0074】

次に、磁性体について説明する。

【0075】

図1に示す磁気メモリ素子1において、磁性体2は、少なくとも1層の磁性層を含んでいればよい。ここで、磁性層とは、磁性材料を含む層である。磁性体2に含まれる磁性層の厚さ、数などは、磁性体2として必要な特性に応じて任意に設定すればよい。例えば、単一の磁性材料からなる一層構造の磁性体であってもよい(この場合は、磁性層=磁性体である)、組成の異なる磁性層を複数積層して磁性体としてもよい。組成の異なる磁性層を複数含む磁性体とすることによって、より詳細に特性を制御した磁気メモリ素子とすることができる。また、必要に応じて、磁性体2が、磁性層以外の層(例えば、非磁性層など)を含んでいてもよい。

【0076】

磁性体 2 の形状は、特に限定されない。また、1 つの磁気メモリ素子に含まれる磁性体 2 の数も特に限定されない。必要に応じて、任意に設定すればよい。

【0077】

磁性体 2 の磁電変換部 4 に面している面に対して垂直な方向における磁性体 2 の厚さは、特に限定されない。例えば、 $1\text{ nm} \sim 100\text{ }\mu\text{m}$ の範囲であればよく、 $10\text{ nm} \sim 20\text{ }\mu\text{m}$ の範囲が好ましい。磁性体 2 の磁電変換部 4 に面している面の面積は、特に限定されない。例えば、 $10\text{ }\mu\text{m}^2$ 以下であればよく、 $20\text{ nm}^2 \sim 2\text{ }\mu\text{m}^2$ の範囲が好ましい。なお、加工ルールの最小値は、数 $\text{nm} \times$ 数 nm であり、このように微細加工した場合には、磁性体の厚さが薄いほど、より特性の安定した磁気メモリ素子とすることができる。また、上記厚さが薄いほど、また、上記面積が小さいほど、より小型の磁気メモリ素子とすることができる。磁気メモリ素子が小型であるほど、より高密度の磁気メモリとすることができる。

【0078】

磁性体に用いる磁性材料は、特に限定されない。例えば、フェリ磁性を有する磁性材料（フェリ磁性材料）あるいは強磁性を有する磁性材料（強磁性材料）を用いればよい。これらの磁性材料を用いた場合、磁界発生部による磁性体の磁化状態の変化をより容易に行うことができ、より書き込み特性に優れる磁気メモリ素子とすることができる。なかでも、フェリ磁性材料を用いた場合、磁性体の磁電変換部に面する面に対して垂直な方向に磁気異方性を付与できるため、磁性体から生じる磁束をより大きくすることができ、より特性に優れる磁気メモリ素子とすることができる。また、磁性体に適度な保磁力を有する磁性材料（例えば、保磁力が、 $80\text{ A/m} \sim 3000\text{ A/m}$ の範囲の材料）を用いれば、磁界発生部による作用が無くなった後でもより不揮発的に磁化状態を保つことができる。即ち、より不揮発性に優れる磁気メモリ素子とすることができる。

【0079】

フェリ磁性材料は、特に限定されず、例えば、希土類-遷移金属系磁性材料、フェライトなどを用いればよい。また、強磁性材料は、特に限定されず、遷移金属を含む酸化物からなる磁性材料などを用いればよい。

【0080】

より具体的には、例えば、 $GdFeCoAl$ 、 $GdFeCoCr$ 、 $TbDyFeCoAl$ 、 $TbDyFeCr$ 、 $TbFeCoCr$ 、 $TbHoFeCoAl$ 、 $TbFeCo$ 、 $TbHoFeCo$ 、 $TbFeCoCr$ 、 $FeCoCr$ 、 $GdFeCoCr$ 、 $TbFe$ 、 $TbHoFe$ 、 $TbCo$ 、 $GdCo$ 、 $GdTbFe$ 、 $GdTbFeCo$ 、 $GdTbHoFeCo$ 、 $DyFeCo$ 、 $GdFeCoS$ などの希土類-遷移金属系磁性材料（例えば、非晶質の形態）、あるいは、 $MnBi$ 、 $MnBiAl$ 、 $PtMnSn$ などのMn系磁性材料（例えば、多結晶の形態）、あるいは、ガーネット、 $PtCo$ 、 $PdCo$ などの白金族-遷移金属系磁性材料（例えば、合金の形態）、あるいは、 Pt/Co 、 Pd/Co などの金、白金族-遷移金属系磁性材料（例えば、周期構造合金の形態）、あるいはFeフェライト、 αFe 、Coフェライト、NiZnフェライト、Coフェライト酸化物などのフェライトなどを用いればよい。これらの材料を単独で用いて磁性体を形成してもよいし、それぞれの磁性材料からなる磁性膜を複数積層して磁性体を形成してもよい。なお、上述の磁性材料の組成比は特に限定されない。また、磁性体の耐食性を改善するなどのために、上述の磁性材料とは別に、Cr、Al、Ti、Pt、Nbなどの元素が磁性体に添加されていてもよい。

【0081】

本発明の磁気メモリ素子では、磁性体が、保磁力の異なる複数の成分を含む多元系の磁性材料（例えば、希土類-フェライト磁性材料など）を含んでいてもよい。より具体的には、例えば、 $SmCo$ 、 $NdFeB$ 、 $SmFeN$ などを含んでいてもよい。このような磁性体を用いた場合、磁電変換部にオフセット磁界を印加することができる。このため、磁性体の磁化状態に応じた磁電変換部の電気的な出力の変化をより大きくすることができ、より読み出し特性に優れる磁気メモリ素子とすることができる。なお、オフセット磁界およびその効果については、後述する。

【0082】

本発明の磁気メモリ素子では、磁性体の飽和磁化の値が極大となる温度が80℃～300℃の範囲であってもよい。このような磁性体を用いた場合、80℃以上の高温においても特性の劣化が少ない、耐熱性に優れる磁気メモリ素子とする

ことができる。このような磁性体は、例えば、 $TbFeCo$ 、 $DyFeCo$ 、 $TbGdFeCo$ などである。

【0083】

一般に、磁性材料の飽和磁化 (M_s) の値は温度によって変化し、なかでもフェリ磁性材料の場合、固有の温度領域で極大となる。図8に、温度に対する磁性材料の飽和磁化 (M_s) の値の変化の一例を示す。図8に示す例では、およそ $180^\circ C$ において飽和磁化の値が極大となっている。磁性体の磁電変換部に面する面に対して垂直な方向に磁化を有する材料では、飽和磁化の値が大きいほど、磁性体から生じる磁束が大きいと考えられるため、図8に示す例において、およそ $180^\circ C$ において磁性体から生じる磁束が最も大きくなると考えられる。即ち、図8に示す磁性材料を含む磁性体とすることによって、 $180^\circ C$ 程度以上の高温においても特性の劣化が少ない磁気メモリ素子とすることができる。

【0084】

また、逆に、磁性体の飽和磁化の値が極大となる温度が、 $0^\circ C$ 以下であってもよい。このような磁性体を用いた場合、 $0^\circ C$ 以下の低温においても特性の劣化が少ない、耐環境特性に優れる磁気メモリ素子とすることができる。このような磁性は、例えば、遷移金属リッチな組成の $TbFeCo$ 、 $TbDyFeCo$ などである。

【0085】

本発明の磁気メモリ素子では、磁性体のキュリー温度が $100^\circ C$ 以上であってもよく、好ましくは $300^\circ C$ 以上であってもよい。このような磁性体を用いた場合、 $80^\circ C$ 以上の高温の環境で使用した場合も特性に優れる磁気メモリ素子とすることができる。このような磁性体は、例えば、 $TbFeCo$ 、 $GdTbFeCo$ などである。

【0086】

また、本発明の磁気メモリ素子は、磁性体のキュリー温度以上の高温を付加することによって、記録した情報を消去できる磁気メモリ素子とすることもできる。なお、この場合、素子をキュリー温度以下の温度に戻せば、再び磁気メモリ素子として使用することができる。例えば、磁性体のキュリー温度が $100^\circ C$ であ

る場合、100℃程度の温度を付加することによって素子が記録した情報を消去することができる。このため、情報の一括消去が容易に行える磁気メモリ素子とすることができる。

【0087】

本発明の磁気メモリ素子では、磁性体が、磁性体の磁電変換部に面している面に対して垂直な方向に磁束の成分を有していてもよい。即ち、磁電変換部が磁電変換素子を含む場合、磁性体が、磁電変換素子を通れる電流の方向に対して垂直な方向に磁束の成分を有していてもよい。磁電変換素子を通れる電流とは、より具体的には、例えば、図3に示すMOSトランジスタでは、ドレイン端子とソース端子との間を通れる電流である。また、磁電変換素子を通れる電流の方向に対して垂直な方向とは、例えば、図3に示すMOSトランジスタでは、ドレイン端子とソース端子とを含む面に対して垂直な方向である。

【0088】

上述したように、磁電変換部内を通れる電流と磁性体から生じる磁束とが相互作用することによって、磁電変換部の電氣的な出力が変化する。その相互作用は、電流の通れる方向と磁束の方向とが直交する場合に最も大きくなる。よって、このような磁性体とすることによって、より磁電変換部の電氣的な出力の変化が大きい、読み出し特性に優れる磁気メモリ素子とすることができる。

【0089】

本発明の磁気メモリ素子の別の一例を図9に示す。図9に示す磁気メモリ素子1は、磁電変換部4にオフセット磁界を印加する磁界発生部（以下、オフセット磁界発生部、という）18をさらに含んでいる。このような構成とすることによって、より磁電変換部4の電氣的な出力の変化が大きい、読み出し特性に優れる磁気メモリ素子とすることができる。ここで、オフセット磁界とその効果について説明する。

【0090】

本発明におけるオフセット磁界とは、磁電変換部に対して、一定の強さおよび方向で加えられる磁界のことである。例えば、図9に示す磁束 B_A がこれにあたる。図9に示す磁電変換部4は磁電変換素子としてトランジスタ8を含んでいる

。一般に、トランジスタに磁束を印加した場合、トランジスタの電気抵抗値は2次曲線に従って変化する。トランジスタの電気抵抗値の変化の一例を図10 (a) および図10 (b) に示す。

【0091】

ここで、磁性体からトランジスタに加えられる磁束が B_B から $-B_{B'}$ の範囲で変化するとすると（磁束 B_A の方向を正とし、また、トランジスタを流れる電流に対して垂直な方向に磁束 B_A 、 B_B および $B_{B'}$ が加えられるものとする）、オフセット磁界を加えない場合、図10 (a) に示すように、2次曲線の原点付近でトランジスタの抵抗変化率 ΔR が得られることになる（即ち、 $\Delta R = |R_B - R_{B'}| / R_0$ ）。これに対して、オフセット磁界である磁束 B_A をトランジスタに加えた場合、図10 (b) に示すように、2次曲線の原点から磁束 B_A だけずれた点を中心に、トランジスタの抵抗変化率 ΔR が得られる（即ち、 $\Delta R = ((R_A + R_B) - (R_A - R_{B'})) / R_A$ ）。2次曲線の変化率は、原点から離れるほど大きくなる。このため、磁性体からトランジスタに加えられる磁束の変化量が同じ場合でも、トランジスタにオフセット磁界を印加する方が、より大きな抵抗変化率を得ることができる。

【0092】

オフセット磁界の方向および大きさは、特に限定されない。磁性体の磁性的な特性、磁電変換部との距離などに応じて、任意に設定すればよい。例えば、磁性体の磁電変換部に面している面に対して垂直な方向に成分を有する磁束であってもよい。即ち、磁電変換部が磁電変換素子を含む場合、磁電変換素子を流れる電流の方向に対して垂直な方向に成分を有する磁束であってもよい。また、その成分の大きさは、例えば、10 mT ~ 10 Tの範囲であればよい。

【0093】

オフセット磁界発生部の位置は、磁性体から生じる磁束が磁電変換部に到達するのを妨げず、また、磁界発生部から磁性体に印加する磁界を妨げない限り、特に限定されない。例えば、図9に示すように、オフセット磁界発生部18と磁電変換部であるトランジスタ8とによって磁性体2を挟持するように配置されていてもよい。この場合、オフセット磁界をより効率よく磁電変換部に印加すること

ができ、読み出し特性に優れる磁気メモリ素子とすることができる。また、この場合、オフセット磁界発生部の大きさ（例えば、膜厚）を任意に設定することができるため、必要なオフセット磁界を容易に得ることができる。

【0094】

オフセット磁界発生部の構成および構造は、磁電変換部に一定の強さおよび方向でオフセット磁界を加えられる限り、特に限定されない。例えば、オフセット磁界発生部が、磁性体の磁電変換部に面している面に対して垂直な方向に磁束の成分を有する強磁性体を含んでいてもよい。即ち、磁電変換部が磁電変換素子を含む場合、オフセット磁界発生部が、磁電変換素子を流れる電流の方向に対して垂直な方向に磁束の成分を有する強磁性体を含んでいてもよい。この場合、オフセット磁界を発生させるために電力が不要であり、より消費電力の少ない磁気メモリ素子とすることができる。強磁性体は、例えば、NdFeB、SmFeN、NdFeAlなどを用いればよい。

【0095】

また、オフセット磁界発生部に含まれる強磁性体は、その磁化方向が一方向に着磁されていてもよい。この場合、オフセット磁界がより安定するため、より特性の安定した磁気メモリ素子とすることができる。

【0096】

本発明の磁気メモリ素子の別の一例を図11に示す。図11に示す磁気メモリ素子1は、軟磁性体からなるステム19と軟磁性体からなるシールド20とをさらに含んでいる。ステム19は、半導体基板9の磁電変換部4および磁性体2に面する面とは反対側に、シールド20は、オフセット磁界発生部18の磁電変換部4および磁性体2に面する面とは反対側に配置されている。このような磁気メモリ素子では、シールド20とステム19とを含む閉磁路を形成することができるため、外部からのノイズなどに強く、また、特性に優れる磁気メモリ素子とすることができる。

【0097】

ステムおよびシールドを配置する領域の大きさは、特に限定されない。必要に応じて、任意に設定すればよい。例えば、磁気メモリ素子全体、あるいはラン

ジスタ全体を覆うようにステムおよびシールドを配置してもよい。なお、ステムおよびシールドは、必ずペアである必要はなく、どちらか一方のみを配置してもよい。

【0098】

また、ステムを配置する位置は、磁気メモリ素子としての機能が維持できる限り、特に限定されない。例えば、磁電変換部の磁性体に面する面とは反対側に配置されていてもよい。同様に、シールドを配置する位置は、磁気メモリ素子としての機能が維持できる限り、特に限定されない。例えば、シールドと磁電変換部とによって磁性体を挟持するように配置されていてもよい。

【0099】

ステムおよびシールドの厚さは、特に限定されない。また、磁性体の近傍とその他の領域とで厚さを変更してもよい。

【0100】

ステムおよびシールドに用いられる材料は、特に限定されない。例えば、Fe、パーマロイなどに代表される、Fe、CoおよびNiから選ばれる少なくとも1種を含む合金、混合材料などを用いればよい。

【0101】

なお、図11に示す磁気メモリ素子1では、全体を囲むようにパッケージ21が配置されている。パッケージ21を配置することによって、磁気メモリ素子全体に耐衝撃性を与えたり、磁気メモリ素子の内部への埃などの侵入を抑制したりできる。パッケージ21に用いる材料は、特に限定されない。例えば、エポキシアクリレート樹脂、ウレタン樹脂、その他、紫外線硬化型樹脂、熱硬化型樹脂、ホットメルト系接着剤などを用いればよい。また、これらを組み合わせて用いてもよい。

【0102】

本発明の磁気メモリ素子の別の一例を図12に示す。図12に示す磁気メモリ素子1は、複数の磁性体2を含んでおり、複数の磁性体2は、磁電変換素子であるトランジスタ8のドレイン端子およびソース端子を含む面に対して垂直な方向に積層されている。また、それぞれの磁性体2の間には絶縁体10が配置されて

おり、磁気メモリ素子 1 は、磁界発生部として、それぞれの磁性体 2 に対応したコイル 17 を含んでいる。このような磁気メモリ素子では、それぞれの磁性体 2 の磁化状態を、それぞれの磁性体 2 に対応したコイル 17 によって個別に制御することができる。このため、多ビット化、あるいは多値化された磁気メモリ素子とすることができる。

【0103】

この場合、磁性体 2 の厚さ（トランジスタ 8 に面している面に対して垂直な方向の厚さ）は、例えば、1 nm～100 μ m の範囲である。磁性体 2 の間の距離は、例えば、1 nm～10 μ m の範囲である。

【0104】

また、磁界発生部は、図 12 に示すようなコイルに限らず、それぞれの磁性体 2 の磁化状態を変化させることができる限り、特に限定されない。例えば、単なる配線であってもよい。また、1 つ 1 つの磁性体に対応したコイルを配置するのではなく、磁性体をいくつかのグループに分別し、それぞれのグループに対応したコイルを配置してもよい。なお、図 12 に示す例では、磁性体 2 の間に絶縁体 10 が配置されているが、必要に応じて別の機能を有する層を配置してもよい。また、その層は一層に限らず、特性が異なる複数の層を配置してもよい。

【0105】

本発明の磁気メモリについて説明する。

【0106】

本発明の磁気メモリ素子を用いた磁気メモリの一例を図 13 に示す。図 13 に示す磁気メモリ 51 では、磁気メモリ素子 1 は、2 本の直交するビット線 52 の交点にマトリクス状に配置されている。ビット線 52 は情報読出用導体線に相当し、2 本の直交するビット線 52 に信号電流を流すことによって、磁気メモリ素子 1 から情報を読み出すことができる。情報は、ON 状態となったビット線 52 がクロスする位置に配置された磁気メモリ素子（図 13 では、磁気メモリ素子 1a）から読み出される。信号の ON、OFF は、デコーダ 53 および 54 によって制御することができる。

【0107】

また、図示していないが、図13に示す磁気メモリ51では、磁気メモリ素子1は、2本の直交するワード線の交点にもマトリクス状に配置されている。ワード線は情報記録用導体線に相当し、2本の直交するワード線に信号電流を流すことによって、磁気メモリ素子1に情報を書き込むことができる。情報は、ON状態となったワード線がクロスする位置に配置された磁気メモリ素子に書き込まれる。読み込みの場合と同様に、信号のON、OFFはデコーダによって制御することができる。

【0108】

また、図13に示す磁気メモリ51では、磁気メモリ素子1の電気的な出力を参照するための素子55が少なくとも1つ配置されている。素子55は、磁気メモリ素子1の電気的な出力の基準となる素子である。より具体的には、例えば、磁気メモリ素子がトランジスタを含み、その電気抵抗値の変化を検出することによって情報を読み出す磁気メモリ素子である場合、例えば、電気抵抗値の基準となるトランジスタを含む素子であればよい。さらに具体的には、このような素子として、例えば、消磁状態にある磁気メモリ素子を用いてもよい（即ち、複数の磁気メモリ素子1のうち、少なくとも1つの磁気メモリ素子1を消磁状態とすればよい）。このような素子を少なくとも1つ含むことによって、より相対精度に優れ、読み出し時に誤動作確率の少ない磁気メモリとすることができる。

【0109】

なお、本発明の磁気メモリでは、磁気メモリ素子の配置方法などは、特に限定されない。例えば、半導体メモリなどの一般的なメモリで用いられているメモリ素子の配置方法を適用すればよい。また、各磁気メモリ素子へのアドレスの割り振りなどの方法についても同様であり、例えば、一般的なメモリで用いられている方法を適用すればよい。例えば、ビット線とワード線を共用させたり、センス線をさらに配置したりしてもよい。

【0110】

図14を参照して、本発明の磁気メモリ素子の動作についてさらに説明する。図14には、本発明の磁気メモリ素子における書き込み動作および読み込み動作の基本例が示されている。図14(a)に示すように、磁気メモリ素子1の読み

出し時には、ビット線 52 を通してトランジスタのドレイン端子（図 14 に示す D）からソース端子（図 14 に示す S）へと電流を流し、その際の抵抗を検知することによって磁性体 2 に記録された情報が読み出される。なお、図 14 に示すトランジスタは、ドレイン端子とゲート端子（図 14 に示す G）とが電氣的に接続されている。また、図 14（b）に示すように、磁気メモリ素子 1 の書き込み時には、ワード線 56 を通して磁界発生部 3 に電流を流し、発生した磁界 5 を磁性体 2 に印加することによって、磁性体 2 に情報が書き込まれる。なお、本発明の磁気メモリでは、磁気メモリ素子への書き込み方法、読み出し方法は、図 14 に示す例に限定されない。

【0111】

本発明の磁気メモリ素子の製造方法について説明する。

【0112】

本発明の磁気メモリ素子の製造方法は、

（i）半導体基板の表面に、検知する磁界の状態に応じて電氣的特性が異なる磁電変換素子を形成する工程と、

（ii）磁性体と半導体基板とによって磁電変換素子を挟持するように、磁性体を形成する工程と、

（iii）磁性体の近傍に、磁性体の磁化状態を変化させる磁界発生部を形成する工程とを含んでいる。また、上記（ii）の工程において、磁性体は、磁性体から生じる磁束を磁電変換素子が検知するように磁電変換素子の近傍に形成される。このような製造方法とすることによって、特性に優れる磁気メモリ素子を得ることができる。

【0113】

本発明の磁気メモリ素子の製造方法の一例を図 15 に示す。

【0114】

まず、図 15（a）に示すように、半導体基板 9 の表面に、検知する磁界の状態に応じて電氣的特性が異なる磁電変換素子であるトランジスタ 8 を形成する（工程（i））。半導体基板 9 上にトランジスタ 8 を形成する方法は、特に限定されず、一般的な方法を用いればよい。

【0115】

次に、図15 (b) に示すように、トランジスタ8上に絶縁体10と、磁性材料31とを積層する。磁性材料31には、磁気メモリ素子の磁性体として必要な磁性材料を用いればよい。また、このときの磁性材料31の厚さを、後に磁性体を形成した際の磁性体の厚さ（磁性体の磁電変換素子に面している面に対して垂直な方向の厚さ）とすることができる。また、絶縁体10は、磁電変換素子が電氣的な短絡を起す可能性などがない場合は、省略してもよい。

【0116】

次に、図15 (c) に示すように、磁性材料31上にレジスト32を配置する。レジスト32は、磁気メモリ素子の磁性体として必要な領域に配置すればよい。レジスト32の種類は特に限定されず、一般的なレジストを用いればよい。また、レジスト32を配置する方法も特に限定されない。

【0117】

次に、図15 (d) に示すように、レジスト32が配置されている領域以外の磁性材料を除去し、トランジスタ8上に磁性体2を形成する（工程(ii)）。なお、磁性体2は、磁性体2と半導体基板9とによって、磁電変換素子であるトランジスタ8を挟持するように形成される。なお、磁性材料は、イオンエッチング、イオンミリングなどの一般的な方法によって除去すればよい。

【0118】

次に、図15 (e) に示すように、絶縁体10およびレジスト32上に配線材料33を積層する。配線材料33には、磁気メモリ素子の磁界発生部に用いる配線あるいはコイルなどとして必要な導電材料を用いればよい。

【0119】

次に、図15 (f) に示すように、配線材料33上にレジスト34を配置する。レジスト34は、磁界発生部に用いる配線あるいはコイルなどとして必要な領域に配置すればよい。レジスト34の配置は、レジスト32と同様の材料、方法を用いればよい。

【0120】

次に、図15 (g) に示すように、レジスト34が配置されている領域以外の

配線材料を除去し、絶縁体 10 上に磁界発生部であるコイル 17 を形成する（工程 (iii)）。このとき、配線材料は、イオンエッチング、イオンミリングなどの一般的な方法によって除去すればよく、磁性体 2 上に配置されていたレジスト 32 および配線材料 33 は、リフトオフなどの手法によって除去すればよい。

【0121】

最後に、図 15 (h) に示すように、全体を絶縁体 10 で覆えば、図 6 に示す磁気メモリ素子と同様の磁気メモリ素子 1 を得ることができる。

【0122】

なお、磁性材料、配線材料などの積層には、一般的な成膜手法を用いることができる。例えば、スパッタリング、真空蒸着などの手法を用いて積層すればよい。

【0123】

本発明の磁気メモリ素子の製造方法では、半導体基板が軟磁性体からなるステム上に形成されていてもよい。このような製造方法とすることによって、図 11 に示すような特性に優れる磁気メモリ素子を得ることができる。

【0124】

本発明の磁気メモリ素子の製造方法では、上記 (iii) の工程の後に、

(a) 強磁性体からなる層を形成する工程をさらに含み、

その強磁性体は、磁性体の磁電変換素子に面している面に対して垂直な方向に磁束の成分を有していてもよい。このような製造方法とすることによって、図 9 に示すような、オフセット磁界発生部を有する、特性に優れる磁気メモリ素子を得ることができる。なお、強磁性体を形成する方法は特に限定されない。例えば、磁性材料の積層方法と同様の手法を用いればよいし、必要に応じて、エッチングなどの処理を行ってもよい。

【0125】

本発明の磁気メモリ素子の製造方法では、上記 (iii) の工程の後に、

(b) 軟磁性体からなるシールドを形成する工程をさらに含んでもよい。

このような製造方法とすることによって、図 11 に示すような特性に優れる磁気メモリ素子を得ることができる。なお、シールドを形成する方法は特に限定され

ない。例えば、磁性材料の積層方法と同様の手法を用いればよいし、必要に応じて、エッチングなどの処理を行ってもよい。

【0126】

本発明の磁気メモリ素子の製造方法では、上記(ii)の工程において、複数の磁性体を形成してもよい。このような製造方法とすることによって、図12に示すような多ビット化された磁気メモリ素子を得ることができる。なお、複数の磁性体を形成するためには、例えば、図15(b)～図15(d)に示す工程を、必要な磁性体の数だけ繰り返せばよい。

【0127】

本発明の磁気メモリを実際に使用したデバイスの例について説明する。本発明の磁気メモリは、例えば、以下に示すような応用が考えられる。

【0128】

図16は、本発明の磁気メモリを備えるコンピュータの構成の一例を示す模式図である。図16に示すコンピュータ101は、記憶装置として本発明の磁気メモリ51を備えている。

【0129】

上述したように、本発明の磁気メモリ51は、磁気メモリを構成する磁気メモリ素子に含まれる磁性体を選択することなどによって、様々な特性を有する磁気メモリとすることができる。例えば、耐熱性に優れる、耐環境特性に優れる、情報の不揮発性に優れる、読み出し特性に優れる、書き込み特性に優れるなどの特性を選択することができる。このため、本発明の磁気メモリを備えることによって、より信頼性に優れ、性能に優れるコンピュータとすることができる。なお、図16に示すコンピュータが備える他のデバイスが本発明の磁気メモリを備えていてもよい。この場合も、同様の効果を得ることができる。

【0130】

図17は、本発明の磁気メモリを備えるサーバの構成の一例を示す模式図である。図17に示すサーバ102は、記憶装置として本発明の磁気メモリ51を備えている。図16に示す例と同様に、本発明の磁気メモリを備えることによって、より信頼性に優れ、性能に優れるサーバとすることができる。なお、図17に

示すサーバが備える他のデバイスが本発明の磁気メモリを備えていてもよい。この場合も、同様の効果を得ることができる。

【0131】

図18は、本発明の磁気メモリを備える車載システムの一例を示す模式図である。図18に示す車載システム103では、図示はしていないが、様々なデバイスが本発明の磁気メモリを備えている。例えば、図18に示すコーデック、ITS処理器、コントローラ、信号処理器、第1の光ディスク装置、第2の光ディスク装置などが本発明の磁気メモリを含んでいる。図16に示す例と同様に、本発明の磁気メモリを備えることによって、車載という高温や振動による使用環境が厳しい条件下でも、より信頼性に優れ、性能に優れる車載システムとすることができる。

【0132】

図19は、本発明の磁気メモリを備える情報処理システムの構成の一例を示す模式図である、図19に示す情報処理システム104は、記憶装置として本発明の磁気メモリ51を備えている。図16に示す例と同様に、本発明の磁気メモリを備えることによって、より信頼性に優れ、性能に優れる情報処理システムとすることができる。なお、図19に示す情報処理システムが備える他のデバイスが本発明の磁気メモリを備えていてもよい。この場合も、同様の効果を得ることができる。

【0133】

図20は、本発明の磁気メモリを備える車載システムの別の一例を示す模式図である。図20に示す車載システム105では、記憶装置として本発明の磁気メモリ51を備えている。また、図示はしていないが、その他様々なデバイスが本発明の磁気メモリを備えている。例えば、図20に示すコーデック、光ディスク装置などが本発明の磁気メモリを備えている。図16に示す例と同様に、本発明の磁気メモリを備えることによって、車載という高温や振動による使用環境が厳しい条件下でも、より信頼性に優れ、性能に優れる車載システムとすることができる。

【0134】

図 21 は、本発明の磁気メモリを備えるコンピュータおよび／またはサーバを含むサーバシステムの一例を示す模式図である。図 21 に示すサーバシステム 106 は、サーバシステム 106 を構成するコンピュータおよび／またはサーバの記憶装置として本発明の磁気メモリを備えている。図 16 に示す例と同様に、サーバシステムに含まれるコンピュータおよび／またはサーバが本発明の磁気メモリを備えることによって、より信頼性に優れ、性能に優れるサーバシステムとすることができる。

【0135】

図 22 は、本発明の磁気メモリを備えるコンピュータおよび／またはサーバを含むサーバシステムを含むインターネット網である。

【0136】

【発明の効果】

以上のように、本発明によれば、特性に優れる磁気メモリ素子とその製造方法を提供できる。また、本発明の磁気メモリ素子を用いることによって、特性に優れる磁気メモリを提供できる。

【図面の簡単な説明】

【図 1】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 2】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 3】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 4】 本発明の磁気メモリ素子における電氣的な出力の変化の一例を説明するための模式図である。

【図 5】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 6】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 7】 本発明の磁気メモリ素子における磁性体と磁界発生部との関係の一例を示す模式図である。

【図 8】 磁性体における温度と飽和磁化の値との関係の一例を示す図である。

【図 9】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 10】 オフセット磁界を説明するための図である。

【図 1 1】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 1 2】 本発明の磁気メモリ素子の一例を示す模式断面図である。

【図 1 3】 本発明の磁気メモリの一例を示す模式図である。

【図 1 4】 本発明の磁気メモリにおける基本動作の一例を示す模式図である。

。

【図 1 5】 本発明の磁気メモリ素子の製造方法の一例を示す模式断面図である。

【図 1 6】 本発明の磁気メモリの応用の一例を示す模式図である。

【図 1 7】 本発明の磁気メモリの応用の一例を示す模式図である。

【図 1 8】 本発明の磁気メモリの応用の一例を示す模式図である。

【図 1 9】 本発明の磁気メモリの応用の一例を示す模式図である。

【図 2 0】 本発明の磁気メモリの応用の一例を示す模式図である。

【図 2 1】 本発明の磁気メモリの応用の一例を示す模式図である。

【図 2 2】 本発明の磁気メモリの応用の一例を示す模式図である。

【符号の説明】

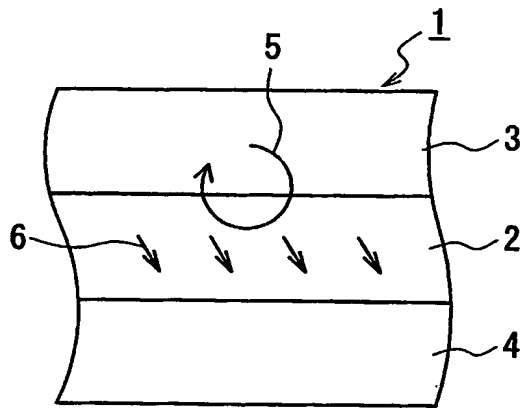
- 1、1 a 磁気メモリ素子
- 2 磁性体
- 3 磁界発生部
- 4 磁電変換部
- 5 磁界
- 6 磁化方向
- 7 磁束
- 8 トランジスタ
- 9 半導体基板
- 10 絶縁体
- 11 ソース端子
- 12 ゲート端子
- 13 ドレイン端子
- 14 チャネル

- 1 5 電流
- 1 6 配線
- 1 7 コイル
- 1 8 オフセット磁界発生部
- 1 9 ステム
- 2 0 シールド
- 2 1 パッケージ
- 2 2 ゲート絶縁膜
- 5 1 磁気メモリ
- 5 2 ビット線
- 5 3、5 4 デコーダ
- 5 5 素子
- 5 6 ワード線
- 1 0 1 コンピュータ
- 1 0 2 サーバ
- 1 0 3、1 0 5 車載システム
- 1 0 4 情報処理システム
- 1 0 6 サーバシステム
- 1 0 7 インターネット網

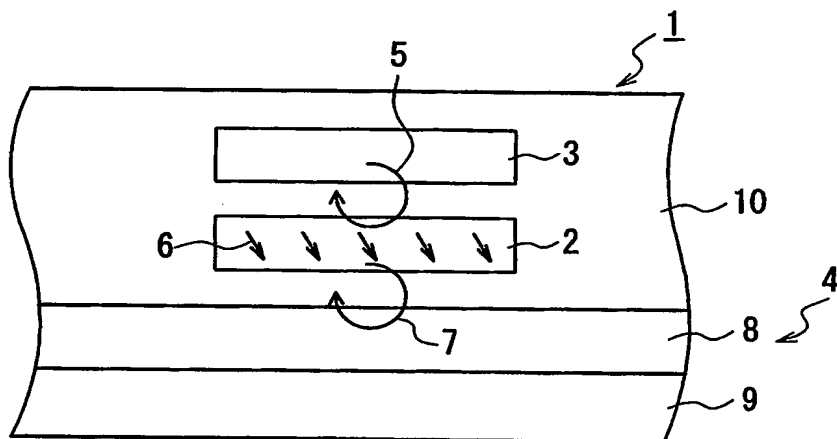
【書類名】

図面

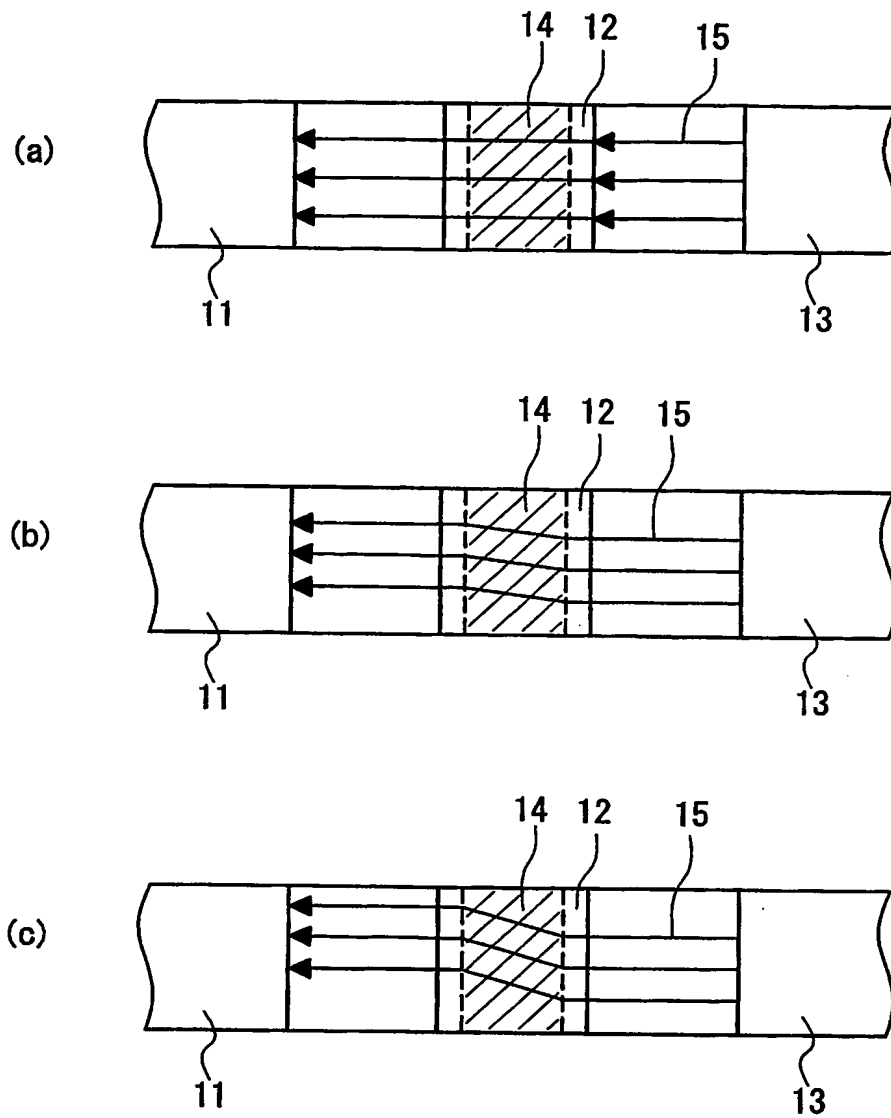
【図 1】



【図 2】

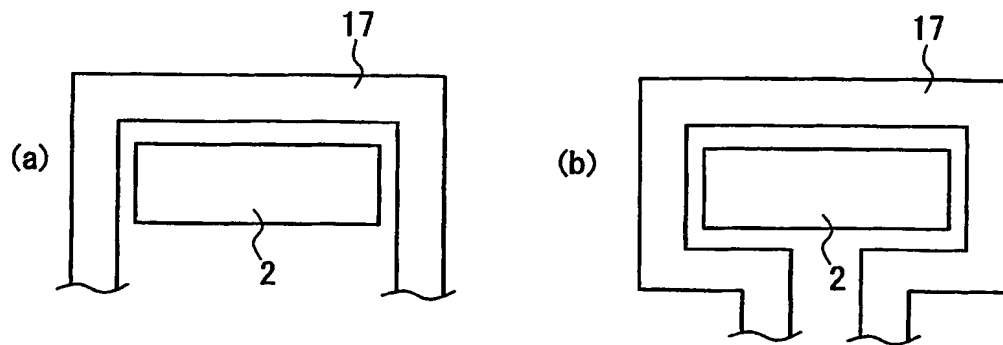


【図 4】

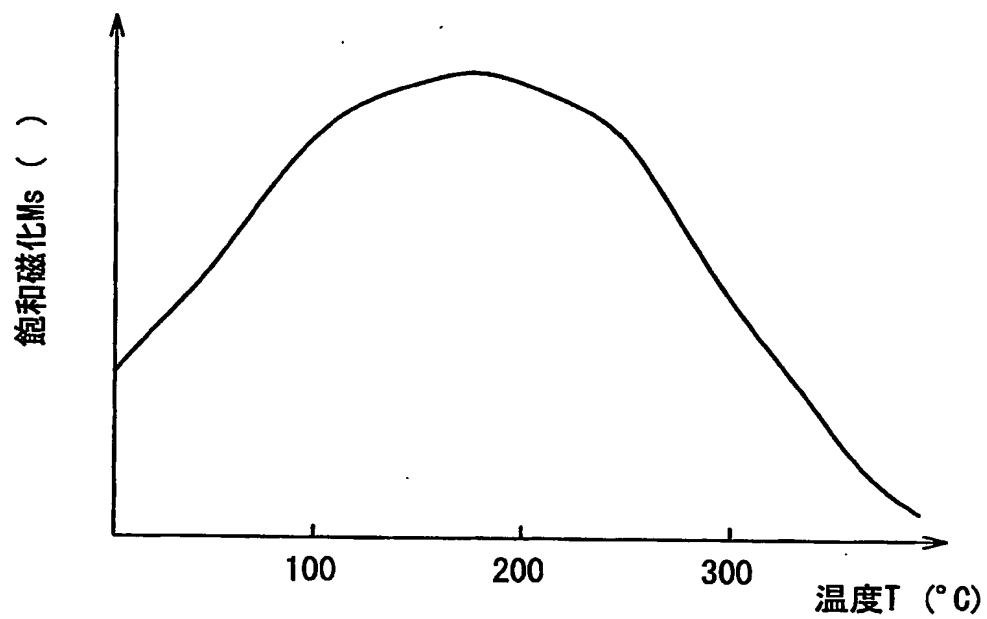


磁束の大きさ (c) > (b) > (a) = 0

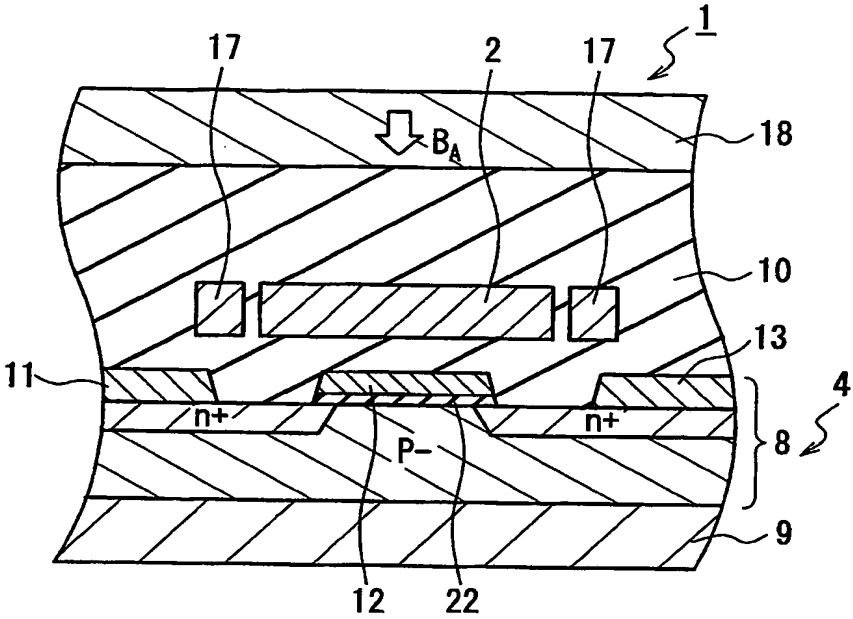
【図 7】



【図 8】

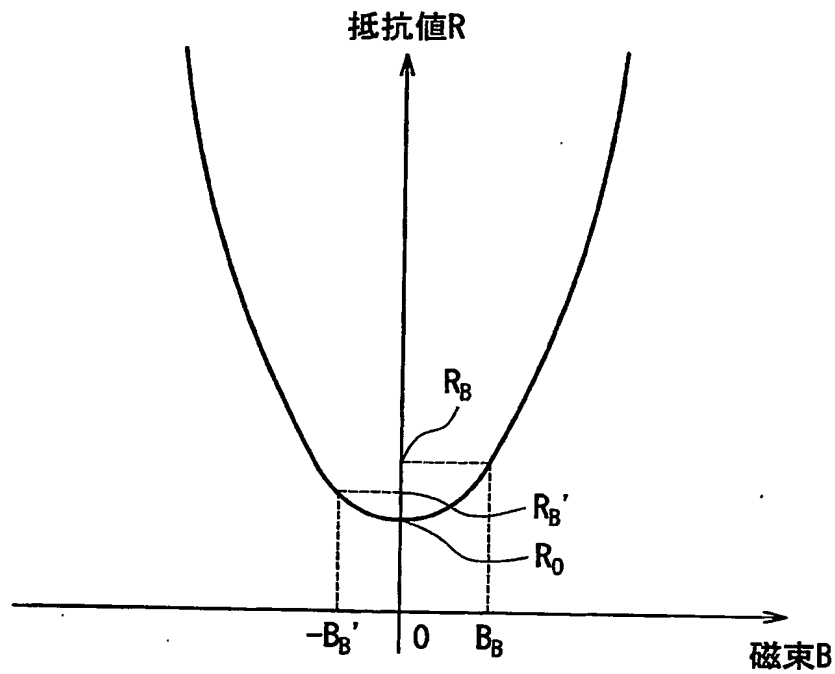


【図 9】

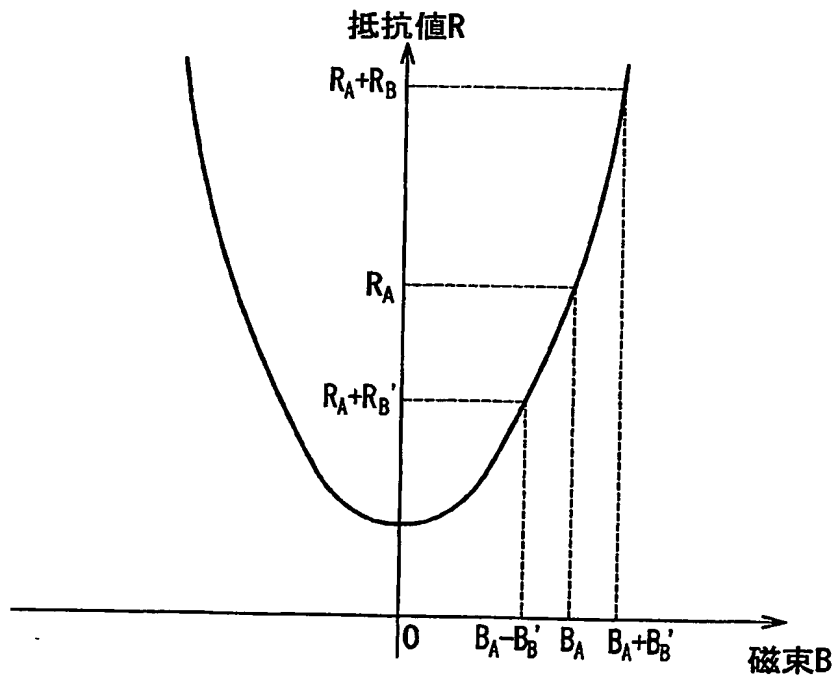


【図 10】

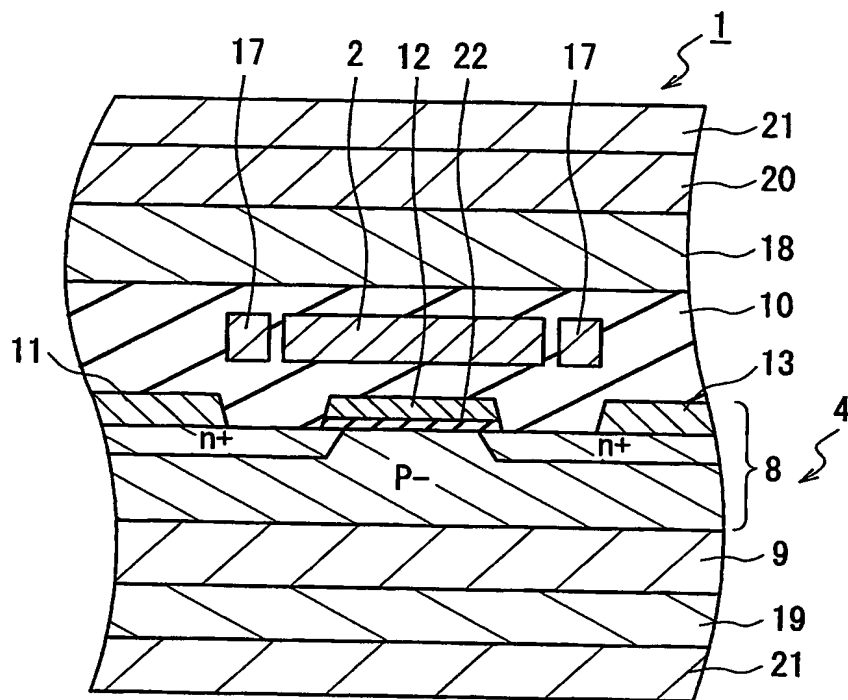
(a)



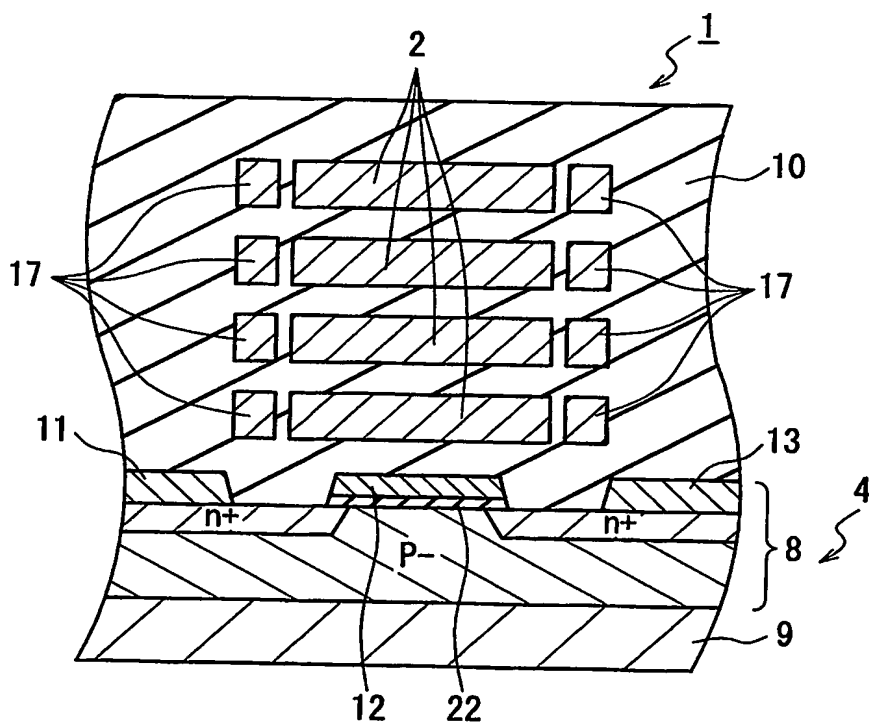
(b)



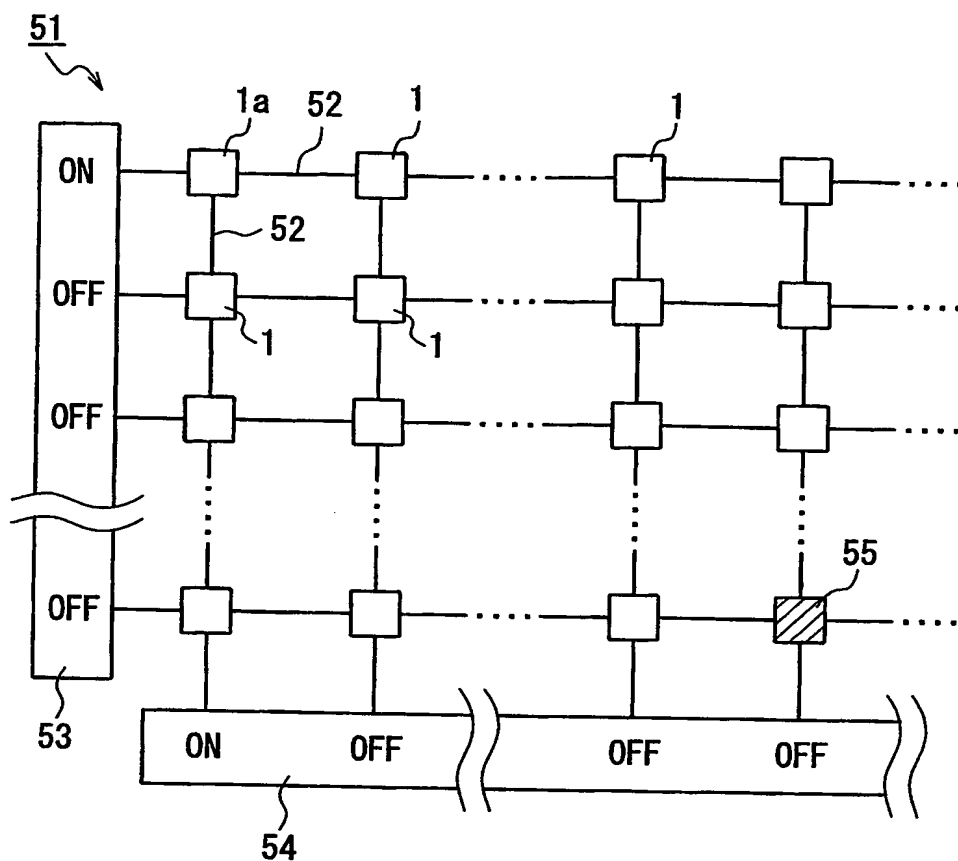
【図 1 1】



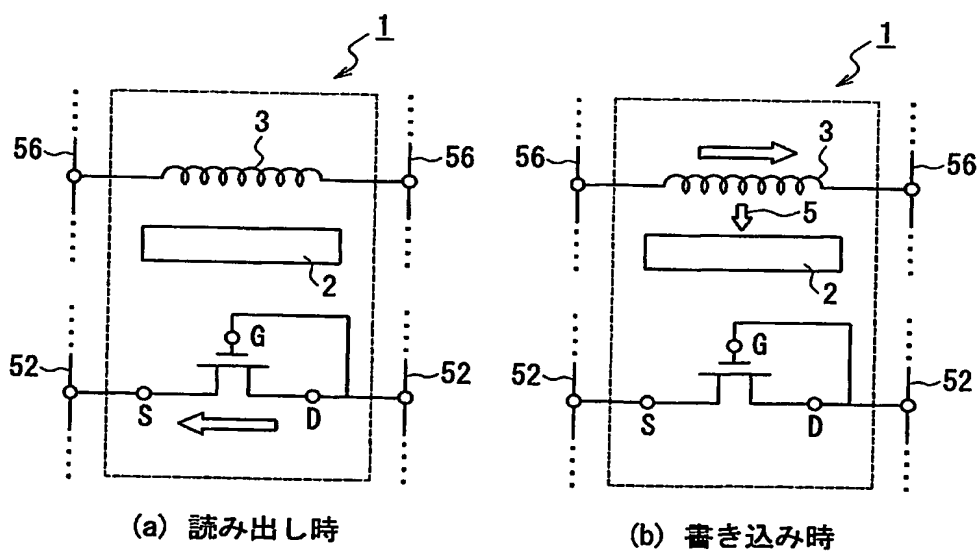
【図 1 2】



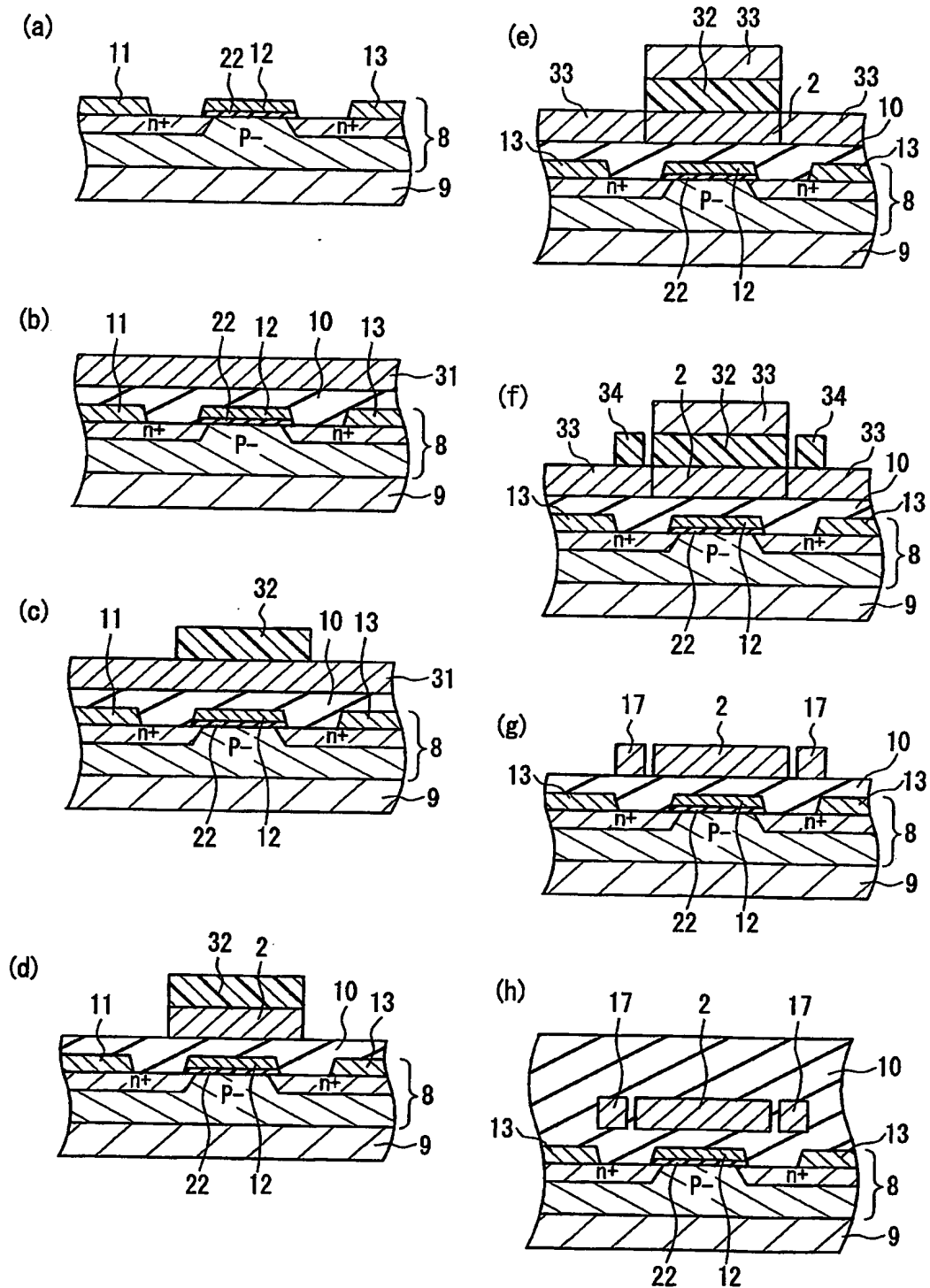
【図 13】



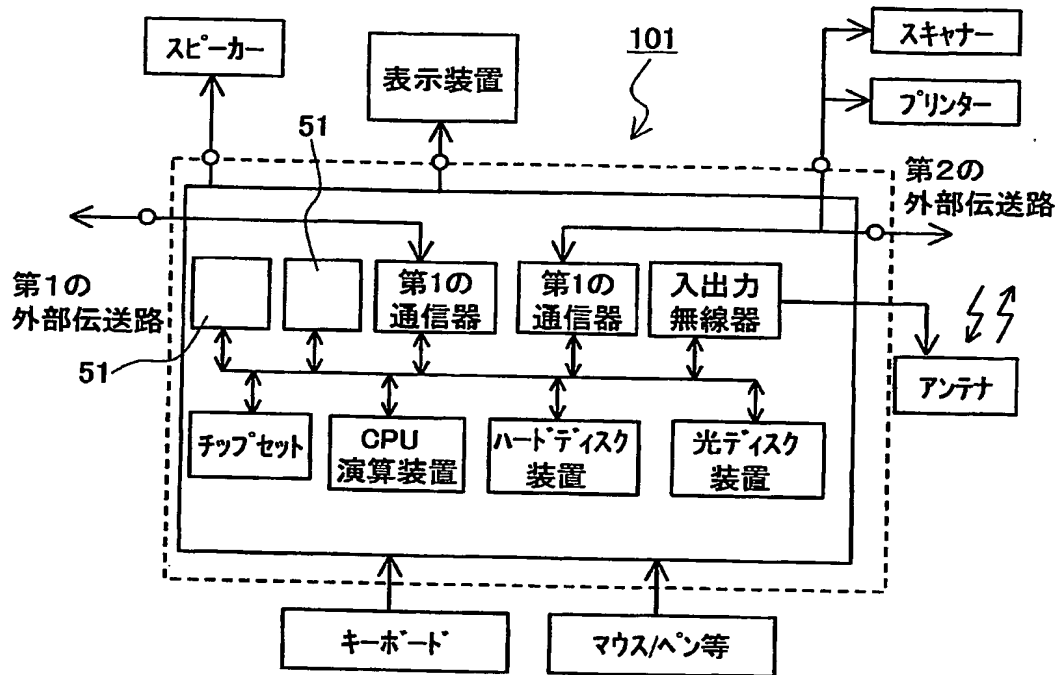
【図 14】



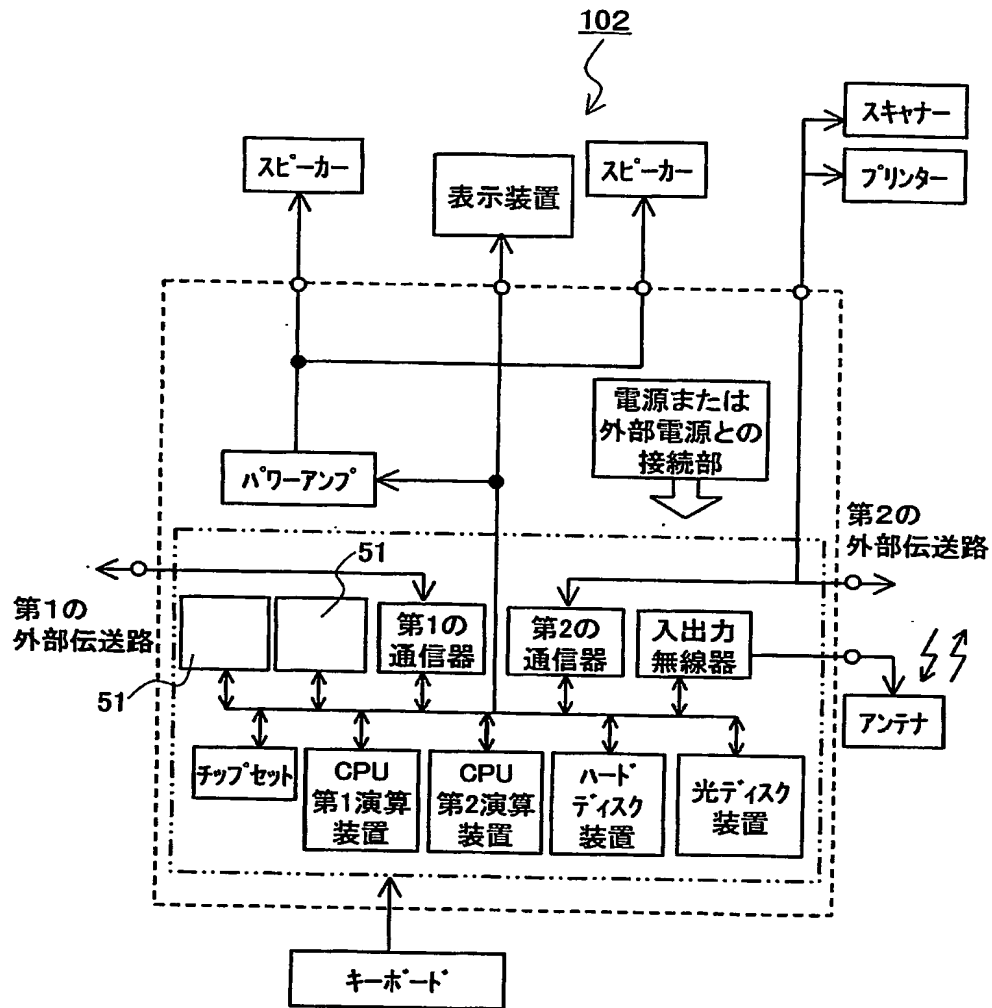
【図 15】



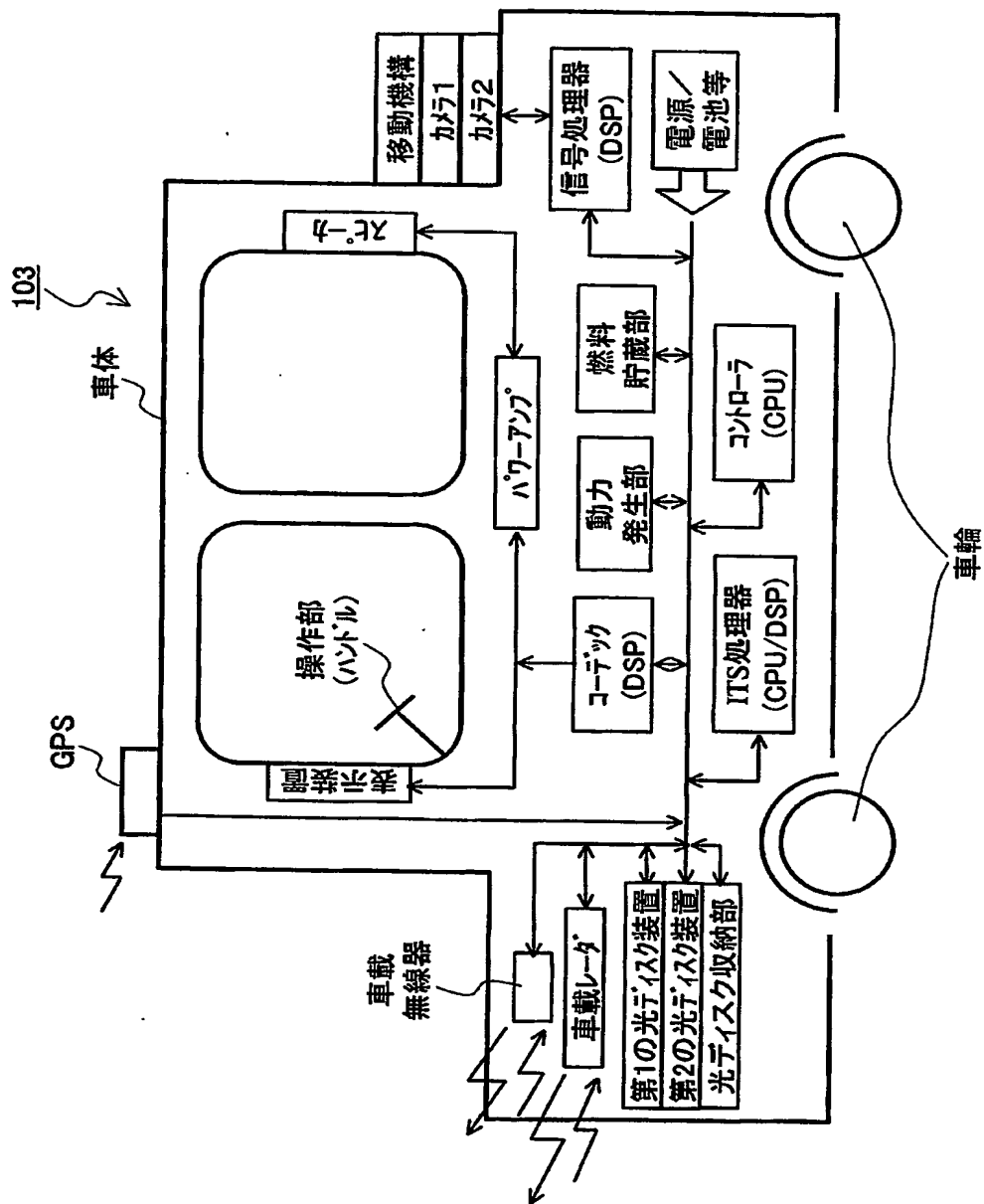
【図 16】



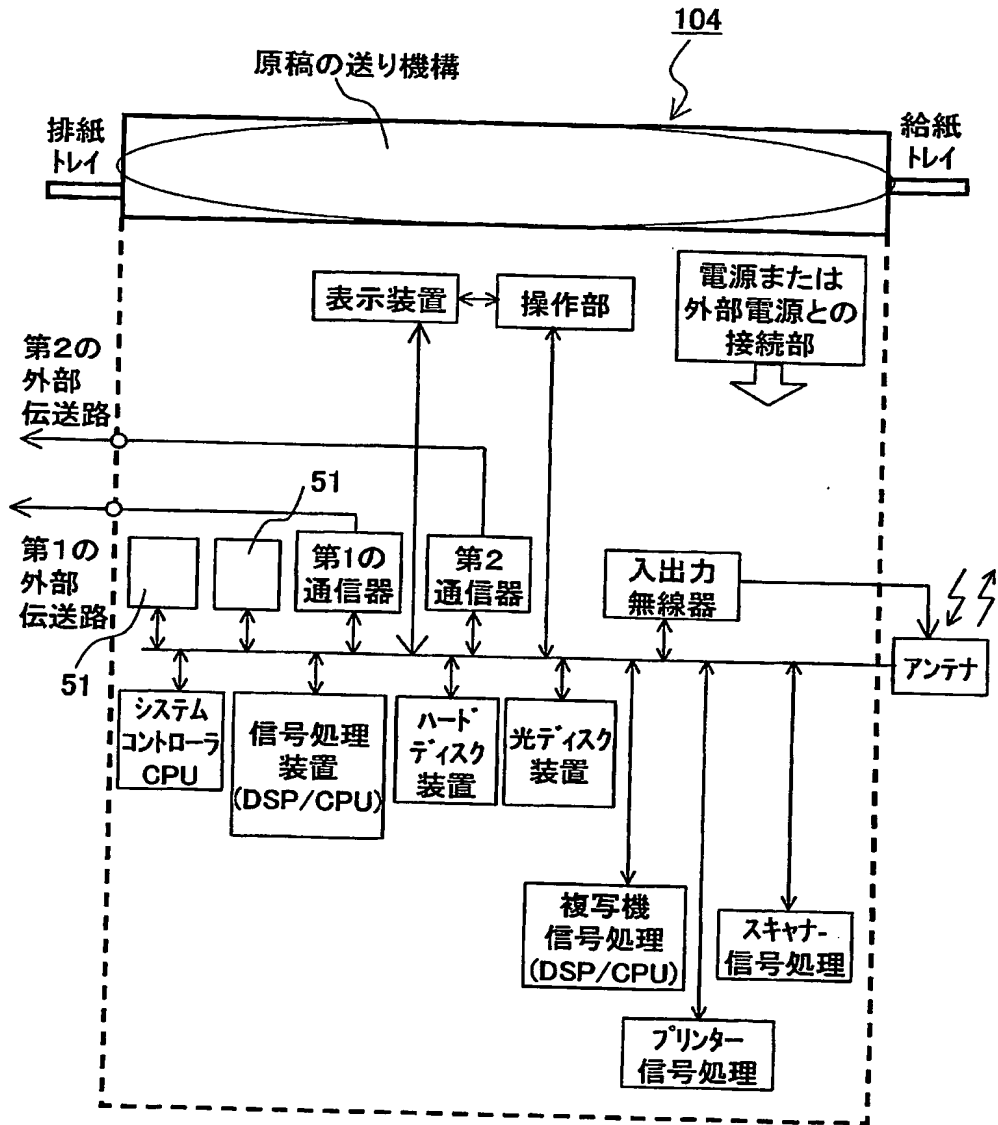
【図 17】



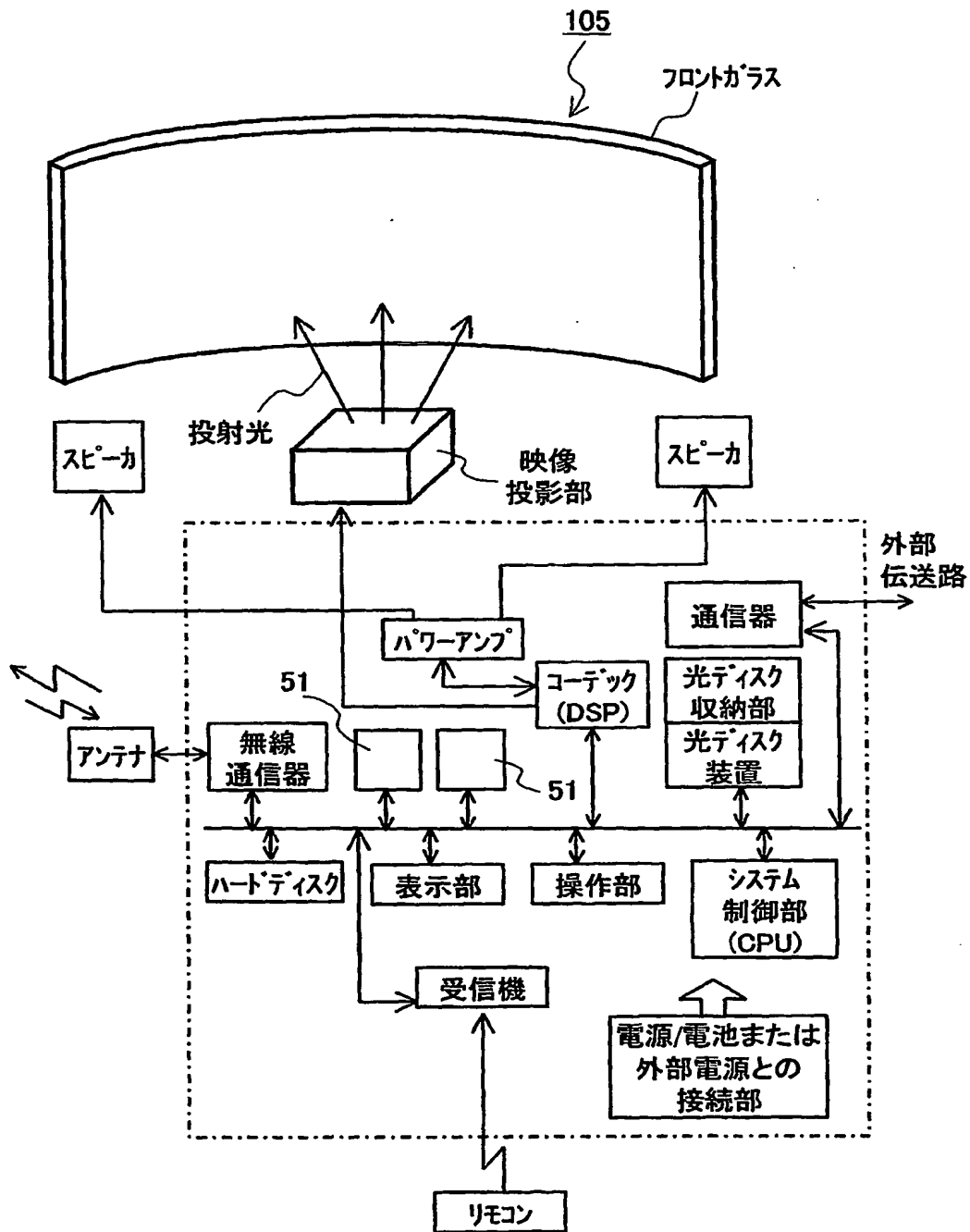
【図18】



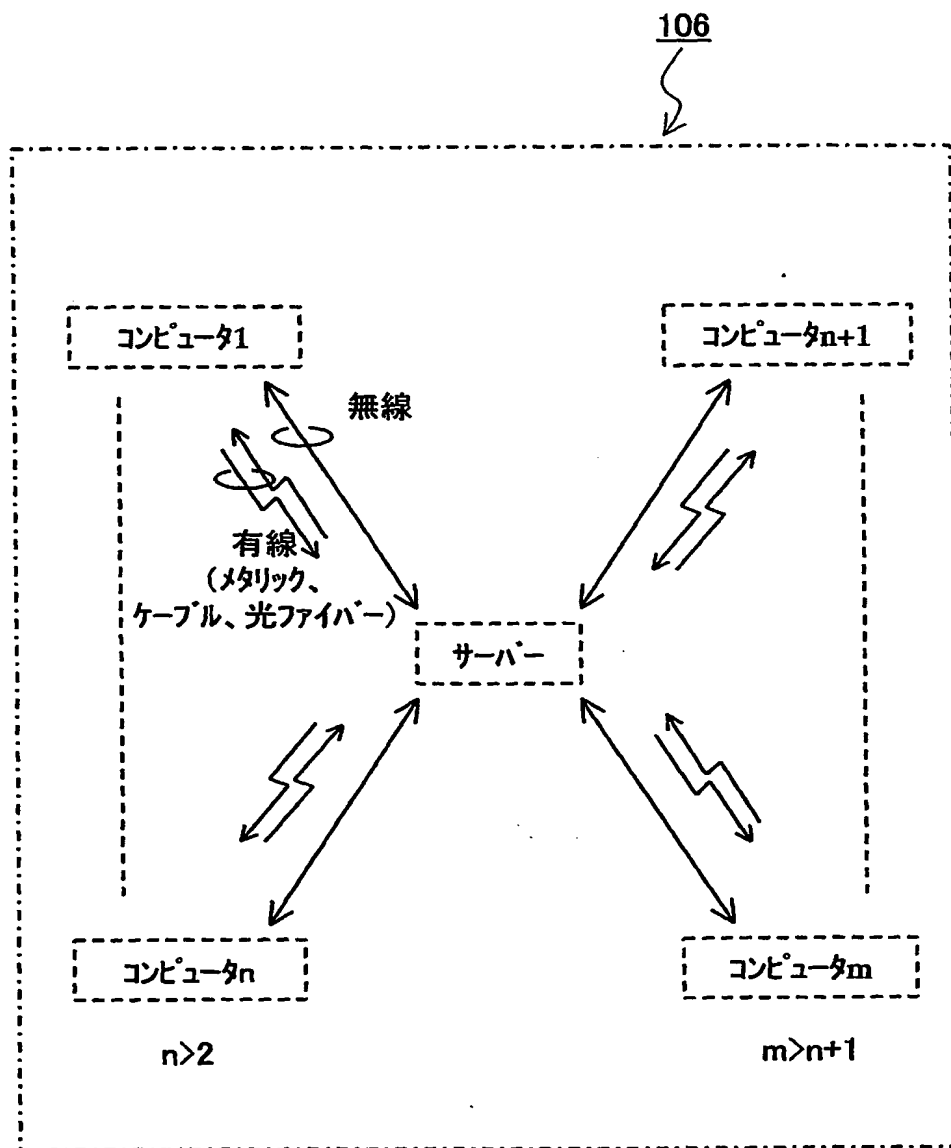
【図 19】



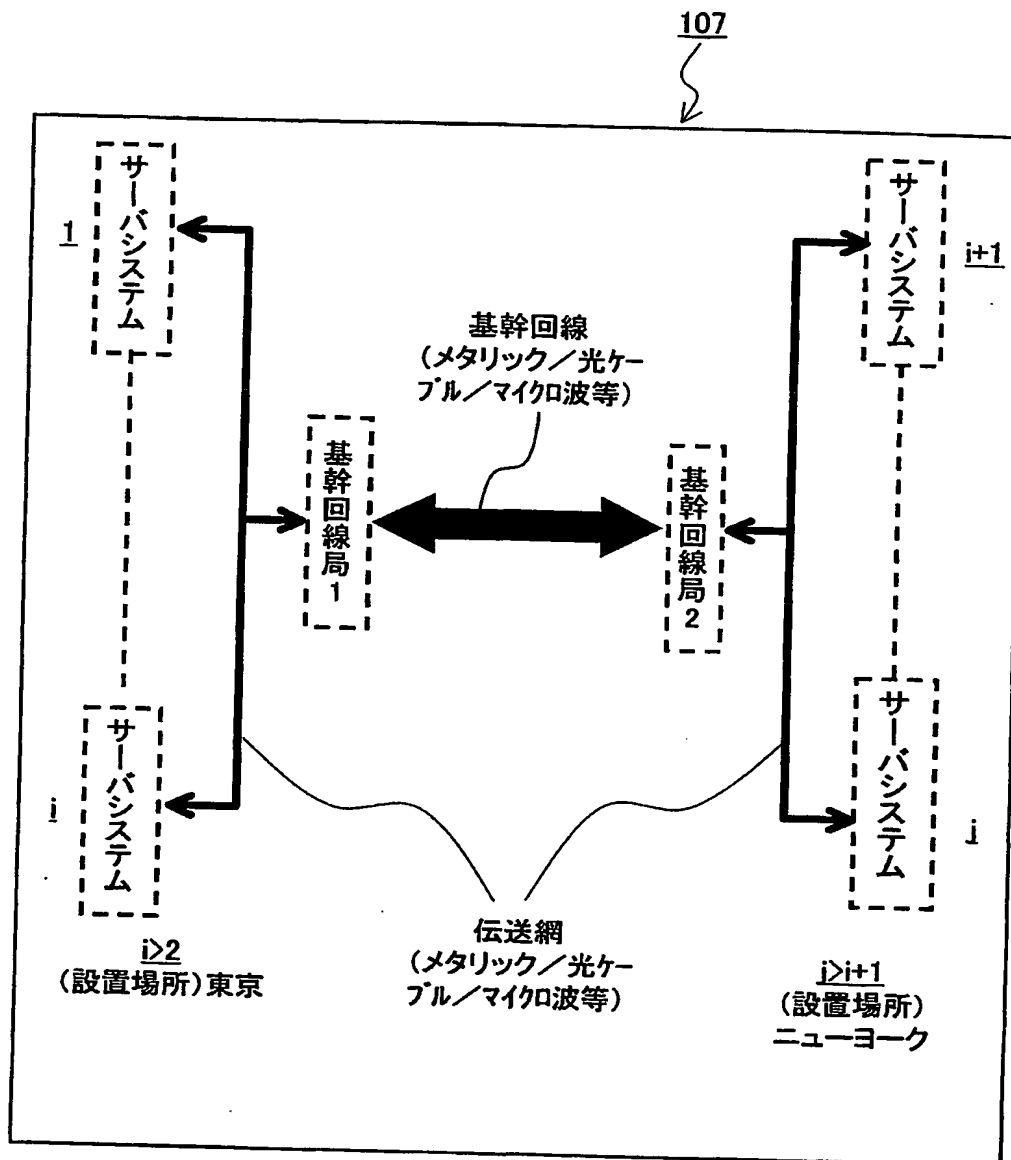
【図 20】



【図 21】



【図 22】



【書類名】 要約書

【要約】

【課題】 半導体メモリ素子および磁気抵抗効果素子（MRAM）などの従来のメモリ素子とは構成が異なる、特性に優れる磁気メモリ素子とその製造方法を提供する。また、特性に優れる磁気メモリを提供する。

【解決手段】 磁性体（2）と、磁性体（2）に磁界を印加することによって磁性体（2）の磁化状態を変化させる磁界発生部（3）と、磁性体（2）の近傍に配置され、磁性体（2）の磁化状態に応じて電気的な出力が異なる磁電変換部（4）とを含む磁気メモリ素子（1）とする。また、このような磁気メモリ素子と、磁気メモリ素子に情報を記録するための情報記録用導体線と、記録された情報を読み出すための情報読出用導体線とを含む磁気メモリとする。

【選択図】 図1

特願 2 0 0 3 - 0 9 6 2 4 6

ページ： 1/E

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社